

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Attorney Docket No. 249/426

In re patent application of

Jun-young KIM, et al.

Group Art Unit: (Unassigned)

Serial No. (Unassigned)

Examiner: (Unassigned)

Filed: Concurrently

For: SILICON OPTOELECTRONIC DEVICE AND IMAGE INPUT/OUTPUT DEVICE  
USING THE SILICON OPTOELECTRONIC DEVICE

**CLAIM FOR CONVENTION PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA. 22313-1450

Sir:

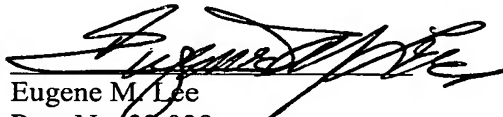
The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

Korean Application No. 2002-72408, filed November 20, 2002.

Respectfully submitted,

November 20, 2003  
Date

  
Eugene M. Lee  
Reg. No. 32,039  
Richard A. Sterba  
Reg. No. 43,162

LEE & STERBA, P.C.  
1101 Wilson Boulevard Suite 2000  
Arlington, VA 20009  
Telephone: (703) 525-0978



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2002-0072408  
Application Number

출원 년 월 일 : 2002년 11월 20일  
Date of Application NOV 20, 2002

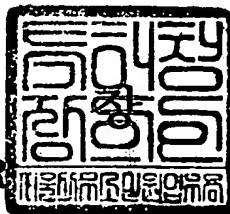
출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003      년      05      월      29      일

특      허      청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0016
【제출일자】	2002.11.20
【국제특허분류】	G02B
【발명의 명칭】	실리콘 광소자 및 이를 적용한 화상 입출력장치
【발명의 영문명칭】	Silicon optoelectronic device and image input/output apparatus applying it
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2000-002816-9
【발명자】	
【성명의 국문표기】	김준영
【성명의 영문표기】	KIM, Jun Young
【주민등록번호】	691008-1267829
【우편번호】	435-010
【주소】	경기도 군포시 당동 두산아파트 103동 302호
【국적】	KR
【발명자】	
【성명의 국문표기】	최병룡
【성명의 영문표기】	CHOI, Byoung Lyong
【주민등록번호】	620714-1000228

【우편번호】	137-063
【주소】	서울특별시 서초구 방배3동 593-94 신성빌라 가동 103호
【국적】	KR
【발명자】	
【성명의 국문표기】	이은경
【성명의 영문표기】	LEE,Eun Kyung
【주민등록번호】	661012-2079613
【우편번호】	442-370
【주소】	경기도 수원시 팔달구 매탄동 우남퍼스트빌아파트 202동 502호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 이영필 (인) 대리인 이해영 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	44 면 44,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	39 항 1,357,000 원
【합계】	1,430,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

## 【요약서】

## 【요약】

n형 또는 p형의 실리콘에 기반을 둔 기판과의 p-n 접합 부위에서 양자 구속효과에 의해 발광 및 수광이 일어나도록 기판과 반대형으로 극도로 얇게 도핑된 도핑 영역과, 기판의 반대면에 적어도 일부분이 도핑 영역과 함께 스택 구조를 이루는 적어도 하나의 반도체 물질부를 포함하는 1단 또는 2단 이상의 트랜지스터를 내장한 구조로 된 광소자부와, 기판을 공동으로 사용하여 광소자부 일측에 형성되며 광소자부에서 발광 동작 및 수광 동작이 선택적으로 일어나도록 하는 스위칭부를 포함하는 실리콘 광소자 및 이를 적용한 화상 입출력장치가 개시되어 있다.

개시된 스위칭 기능 및/또는 증폭 기능을 하는 회로가 내장된 구조의 실리콘 광소자는 외부적인 증폭 회로 및 스위칭 회로를 사용하지 않고도, 발광 및 수광 동작을 선택적으로 행할 수 있으며, 발광지속시간 및 수광지속시간을 쉽게 제어할 수 있으며, 실리콘에 기반을 둔 기판을 사용하므로, 일련의 반도체 제조공정을 통해 제조가 가능하다.

이러한 실리콘 광소자의 이차원 어레이로 이루어진 실리콘 광소자 패널을 구비하는 화상 입출력장치는, 화소단위로 수광과 발광을 행할 수 있어, 양방향 정보 전달이 가능하며, 이를 이용하면, 별도의 카메라 없이, 생동감 있는 화상 통신이 가능하다.

## 【대표도】

도 2

**【명세서】****【발명의 명칭】**

실리콘 광소자 및 이를 적용한 화상 입출력장치{Silicon optoelectronic device and image input/output apparatus applying it}

**【도면의 간단한 설명】**

도 1은 일반적인 컴퓨터 시스템을 개략적으로 보인 도면,

도 2는 본 발명의 제1실시예에 따른 실리콘 광소자 및 그 외부 구동회로를 함께 나타낸 도면,

도 3은 도 2의 도핑 영역을 비평형 확산에 의해 극도로 얇은 깊이로 형성할 때, p-n 접합 부위에 표면의 길이 방향(longitudinal), 측 방향(lateral)으로 형성되는 양자 우물(quantum well: QW)의 에너지 밴드를 보인 도면,

도 4는 도 2에 도시된 광소자부에 대한 등가 구조를 보인 도면,

도 5는 도 2에 도시된 광소자부에 대한 등가 회로를 보인 도면,

도 6은 도 2의 2단 트랜지스터를 내장한 광소자부에 대한 등가기호를 보인 도면,

도 7은 도 2에 도시된 본 발명의 제1실시예에 따른 실리콘 광소자에 대한 등가 기호 및 이를 구동하는 외부 구동 회로를 함께 나타낸 도면,

도 8은, 도 2에 도시된 본 발명의 제1실시예에 따른 실리콘 광소자의 동작을 나타내는 타임 차트(Time chart) 도면,

도 9는 본 발명의 제2실시예에 따른 실리콘 광소자를 개략적으로 보인 도면,

도 10은 본 발명의 제3실시예에 따른 실리콘 광소자를 개략적으로 보인 도면,

도 11은 도 2에 도시된 광소자부(80)에 대한 등가 회로를 보인 도면,

도 12는 본 발명의 제4실시예에 따른 실리콘 광소자를 그 외부 구동회로와 함께 나타낸 도면,

도 13은 도 12의 등가 회로도,

도 14는 본 발명의 제1실시예에 따른 화상 입출력장치를 개략적으로 보인 도면,

도 15는 본 발명의 제2실시예에 따른 화상 입출력장치를 개략적으로 보인 분리 사 시도,

도 16은 도 5에 도시된 칼라 필터의 구조를 개략적으로 보인 평면도,

도 17은 본 발명의 제3실시예에 따른 화상 입출력장치를 개략적으로 보인 도면,

도 18은 본 발명에 따른 화상 입출력장치가 디지털 텔레비전으로 사용되는 실시예를 보인 도면,

#### <도면의 주요부분에 대한 부호의 설명>

10,50,70,90,125...실리콘 광소자	11...기판
15...실리콘 산화막	20,80...광소자부
24...pn-접합 부위	25...도핑 영역
22, 27,37,39...제1 내지 제4전극	29,35...제1 및 제2게이트 전극
30,100...스위칭부	120,140...실리콘 광소자 패널
130...칼라 필터	150...디지털 텔레비전
G1,G2...제1 및 제2게이트	

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <27> 본 발명은 실리콘 광소자 및 이를 적용한 화상 입출력장치에 관한 것으로, 보다 상세하게는 수광과 발광을 모두 행할 수 있도록 된 실리콘 광소자 및 이를 적용한 화소단위로 화상 신호 입,출력이 가능한 화상 입출력장치에 관한 것이다.
- <28> 실리콘 반도체 기판에는 논리 소자, 연산 소자 및 드라이브 소자 등을 높은 신뢰성을 가지고 고집적도로 집적할 수 있으며, 실리콘의 가격이 싸기 때문에 화합물 반도체에 비해 훨씬 저가로, 고집적 회로를 실현할 수 있는 이점이 있다. 따라서, 대부분의 집적 회로는 실리콘(Si)을 기본 재료로 사용하고 있다.
- <29> 이러한 실리콘은 간접 천이 밴드갭을 가져, 발광이 일어나기 어렵기 때문에, 통상적으로, LED(Light Emitting Diode)와 같은 발광 소자는 직접 천이 밴드갭을 가져, 발광이 쉽게 일어날 수 있는 화합물 반도체 물질을 사용하여 제조된다.
- <30> 발광소자는 임계 전류 이상의 전류를 인가될 때에만 발광이 일어나므로, 통상적으로 발광소자에 적정 전류를 공급하기 위해서는, 작은 전류를 발광소자를 발진시키기에 적합한 전류로 증폭시키는 증폭 회로 및/또는 발광 온-오프 동작을 제어하기 위한 스위칭 회로 등을 필요로 한다.
- <31> 그런데, 화합물 반도체를 사용하여 제조되는 발광 소자와 실리콘을 이용하여 제조되는 증폭 회로 및/또는 스위칭 회로는 이종접합 문제로 인하여, 일련의 반도체 제조공정을 통해 단일체로 제조하는 것이 불가능하다.



- <32> 따라서, 화합물 반도체를 이용한 발광 소자에는 외부적으로 별도로 제조된 증폭 회로 및/또는 스위칭 회로를 설치해야만 한다.
- <33> 이와 같이 발광 소자에 별도로 제조된 증폭 회로를 외부적으로 장착하면, 외부 전원의 리액턴스나 캐패시턴스의 기생 효과에 의해 고속 스위칭이 어려운 단점이 있다.
- <34> 또한, 화합물 반도체를 이용한 발광 소자를 어레이로 형성하여 디스플레이 장치(display device) 등으로 사용하고자 하는 경우, 화소 단위로 발광 동작이 일어날 수 있도록 스위칭 회로를 외부적으로 장착해줘야 하는데, 이 경우, 사용 전류의 턴-온(turn-on) 시간과 턴-오프(turn-off) 시간을 화소 단위로 조절하기가 어려워, 발광 지속시간의 제어가 어려운 단점이 있다.
- <35> 한편, 인터넷을 이용한 통신, 이동 전화 사용시 등에 상대방이 보낸 화상을 모니터로 디스플레이하여 보는 것뿐만 아니라, 작업자가 원하는 피사체를 촬영하여 상대방에서 전송하고자하는 요구가 증대되고 있다.
- <36> 이러한 요구에 부응하도록 예를 들어, 컴퓨터 시스템에는 도 1에 도시된 바와 같이, 화상을 디스플레이하는 컴퓨터용 모니터(1)와 별도로, 작업자가 원하는 피사체를 촬영하여 상대방에게 전송할 수 있도록 카메라(2)를 장착하는 것이 일반적인 추세이다. 도 1에서 참조번호 3은 컴퓨터 본체, 참조번호 4는 문자 입력을 위한 키보드를 나타낸다.
- <37> 이와 같이, 일반적인 컴퓨터용 모니터와 같은 종래의 디스플레이장치는 단순히 디스플레이만을 할 수 있기 때문에, 예를 들어, 상대방과 화상 통신을 하려면, 작업자가 원하는 피사체를 촬영하기 위한 별도의 카메라가 필요하다.

<38> 작업자가 디스플레이장치에 디스플레이되는 화상을 보는 것을 방해받지 않으면서 카메라로 작업자 본인을 촬영하려면, 카메라를 디스플레이장치에서 벗어난 쪽에 위치시켜야 한다. 이 경우, 디스플레이장치에 디스플레이되는 화상을 정면으로 보고 있는 작업자 자신을 정면에서 카메라로 촬영하는 것은 불가능하게 되고, 이에 기인하여 양방향 화상 통신시 생동감이 반감되는 문제점이 있다.

**【발명이 이루고자 하는 기술적 과제】**

<39> 본 발명은 상기한 바와 같은 점을 감안하여 안출된 것으로, 실리콘에 기반을 둔 기판에 형성되며, 스위칭 기능 및/또는 증폭 기능을 하는 회로를 내장하여, 발광 및 수광을 선택적으로 행할 수 있으며, 발광지속시간 및 수광지속시간의 제어가 용이하고, 일련의 반도체 제조공정을 통해 제조가 가능한 실리콘 광소자를 제공하는데 그 목적이 있다.

<40> 또한, 본 발명은 상기와 같은 실리콘 광소자 어레이를 적용하여, 화소단위로 수광과 발광을 행할 수 있어, 단일 패널내에서 화상을 디스플레이하고 디스플레이되는 화상을 보는 것을 방해받지 않으면서 작업자 모습 등을 정면으로 촬영하여 전기적인 화상 신호를 생성하거나 광 정보를 입력하는 것이 가능하여 양방향 정보 전달용으로 사용될 수 있는 화상 입출력장치를 제공하는데 그 목적이 있다.

**【발명의 구성 및 작용】**

<41> 상기 목적을 달성하기 위한 본 발명에 따른 실리콘 광소자는, n형 또는 p형의 실리콘에 기반을 둔 기판과; 수광 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에 의해 상기 기판과 반대형으로 극도로 얇게 도핑된 도핑 영역과; 상기 기판의 반대면

에 적어도 일부분이 상기 도핑 영역과 함께 스택 구조를 이루도록 형성된 복수의 반도체 물질부;를 포함하여, 상기 기판에 인접한 반도체 물질부는 상기 기판과 반대형이고, 서로 인접한 반도체 물질부들은 서로 반대형으로 형성되어, 2단 이상의 트랜지스터를 내장한 구조로 된 광소자부와; 상기 기판을 공동으로 사용하여 상기 광소자부 일측에 형성되며, 상기 광소자부에서 발광 동작 및 수광 동작이 선택적으로 일어나도록 하는 스위칭부와; 상기 광소자부 및 스위칭부에 발광 및 수광 동작의 제어를 위한 전기적인 신호 및/또는 전원을 입력 및/또는 수광신호를 출력하기 위한 전극 구조;를 포함하는 것을 특징으로 한다.

<42> 여기서, 상기 전극 구조는, 상기 광소자부의 스택 구조를 이루는 부분에서 가장 외측에 위치한 반도체 물질부를 제1반도체 물질부, 상기 제1반도체 물질부의 내측으로 인접한 반도체 물질부를 제2반도체 물질부라 할 때, 상기 제2반도체 물질부에 전기적으로 연결된 제1게이트 전극과; 상기 도핑 영역에 전기적으로 연결된 제1전극과; 상기 제1반도체 물질부에 전기적으로 연결된 제2전극;을 포함한다.

<43> 상기 제2반도체 물질부 상의 일부 영역에 형성된 절연막과; 상기 절연막과 제2반도체 물질부 상에 형성되고, 그 위에 상기 제2게이트 전극이 형성되는 고저항 물질층;을 더 구비하여, 상기 제2게이트 전극이 상기 절연막에 의해 상기 고저항 물질층을 사이에 두고 상기 제2반도체 물질부와 좁은 영역에서 전기적으로 연결되도록 될 수도 있다.

<44> 상기 목적을 달성하기 위한 본 발명에 따른 실리콘 광소자는, n형 또는 p형의 실리콘에 기반을 둔 기판과; 수광 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에 의해 상기 기판과 반대형으로 극도로 얇게 도핑된 도핑 영역과; 상기 기판의 반대면 일부 영역에 상기 도핑 영역과 함께 스택 구조를 이루도록 상기 기판과 반대형으로 형성

된 하나의 반도체 물질부;를 포함하는 1단 트랜지스터를 내장한 구조로 된 광소자부와;  
 상기 기판을 공동으로 사용하여 상기 광소자부 일측에 형성되며, 상기 광소자부에서 발  
 광 동작 및 수광 동작이 선택적으로 일어나도록 하는 스위칭부와; 상기 광소자부 및 스  
 위칭부에 발광 및 수광 동작의 제어를 위한 전기적인 신호 및/또는 전원을 입력 및/또는  
 수광신호를 출력하기 위한 전극 구조;를 포함하는 것을 특징으로 한다.

<45>        이상에서, 상기 스위칭부는 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET) 구  
 조로 되어 있으며, 상기 전극 구조는, 상기 스위칭부에 마련된 제2게이트 전극과; 상기  
 스위칭부에 마련된 제3 및 제4전극;을 더 포함하며, 상기 제3 및 제4전극 중 어느 하나  
 는 상기 도핑 영역에 전기적으로 연결되도록 될 수도 있다.

<46>        대안으로, 상기 스위칭부는 바이폴라 접합 트랜지스터(Bipolar Junction  
 Transistor) 구조로 되어 있으며, 상기 전극 구조는, 상기 스위칭부에 마련된 베이스,  
 이미터, 컬렉터 전극;을 더 포함하도록 될 수도 있다.

<47>        여기서, 상기 스위칭부는 기판에 베이스를 도핑하고, 그 위에 이미터를 도핑하고,  
 베이스 일측에 컬렉터를 도핑하는 구조로 형성될 수도 있다.

<48>        이때, 상기 컬렉터쪽의 상기 베이스와 이미터의 경계 사이의 간격은 충분히 좁게  
 형성된 것이 바람직하다.

<49>        상기 목적을 달성하기 위한 본 발명에 따른 화상 입출력장치는, n형 또는 p형의 실  
 리콘에 기반을 둔 기판에 화상을 입력 및 출력할 수 있는 실리콘 광소자가 이차원 어레  
 이로 배열되어 이루어진 실리콘 광소자 패널;을 구비하며, 상기 실리콘 광소자는, 수광  
 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에 의해 상기 기판과 반대형으

로 극도로 얇게 도핑된 도핑 영역과; 상기 기판의 반대면에 적어도 일부분이 상기 도핑 영역과 함께 스택 구조를 이루도록 형성된 복수의 반도체 물질부;를 포함하여, 상기 기판에 인접한 반도체 물질부는 상기 기판과 반대형이고, 서로 인접한 반도체 물질부들은 서로 반대형으로 형성되어, 2단 이상의 트랜지스터를 내장한 구조로 된 광소자부와; 상기 기판을 공동으로 사용하여 상기 광소자부 일측에 형성되며, 상기 광소자부에서 발광 동작 및 수광 동작이 선택적으로 일어나도록 하는 스위칭부와; 상기 광소자부 및 스위칭부에 발광 및 수광 동작의 제어를 위한 전기적인 신호 및/또는 전원을 입력 및/또는 수광신호를 출력하기 위한 전극 구조;를 포함하여, 화상 입력과 화상 출력이 동일 실리콘 광소자를 통하여 이루어질 수 있도록 되어 있으며, 상기 전극 구조는 상기 실리콘 광소자 패널로부터 각 화소별 화상의 선택적 입력 및 출력 동작이 가능하도록 패터닝된 것을 특징으로 한다.

<50>       상기 목적을 달성하기 위한 본 발명에 따른 화상 입출력장치는, n형 또는 p형의 실리콘에 기반을 둔 기판에 화상을 입력 및 출력할 수 있는 실리콘 광소자가 이차원 어레이로 배열되어 이루어진 실리콘 광소자 패널;을 구비하며, 상기 실리콘 광소자는, 수광 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에 의해 상기 기판과 반대형으로 극도로 얇게 도핑된 도핑 영역과; 상기 기판의 반대면 일부 영역에 상기 도핑 영역과 함께 스택 구조를 이루도록 상기 기판과 반대형으로 형성된 하나의 반도체 물질부;를 포함하는 1단 트랜지스터를 내장한 구조로 된 광소자부와; 상기 기판을 공동으로 사용하여 상기 광소자부 일측에 형성되며, 상기 광소자부에서 발광 동작 및 수광 동작이 선택적으로 일어나도록 하는 스위칭부와; 상기 광소자부 및 스위칭부에 발광 및 수광 동작의 제어를 위한 전기적인 신호 및/또는 전원을 입력 및/또는 수광신호를 출력하기 위한 전

극 구조;를 포함하여, 화상 입력과 화상 출력이 동일 실리콘 광소자를 통하여 이루어질 수 있도록 되어 있으며, 상기 전극 구조는 상기 실리콘 광소자 패널로부터 각 화소별 화상의 선택적 입력 및 출력 동작이 가능하도록 패터닝된 것을 특징으로 한다.

<51> 여기서, 상기 실리콘 광소자 패널에는 각 화소당 광을 발광 및 수광하도록 된 세 개 이상의 실리콘 광소자가 형성될 수 있다.

<52> 이때, 각 화소에 대응하는 세 개 이상의 실리콘 광소자는 칼라 화상을 구현하기 위한 서로 다른 파장의 광을 발광 및/또는 수광하도록 된 것이 바람직하다.

<53> 상기 실리콘 광소자 패널의 전면에 선명한 칼라 화상을 구현하기 위한 칼라 필터;를 더 구비할 수도 있다.

<54> 광무선 리모콘을 이용하여, 화면 내에 정보를 입력하거나 메뉴의 선택이 가능하도록 마련되어, 디지털 텔레비전에 사용될 수 있다.

<55> 이하, 첨부된 도면들을 참조하면서 본 발명에 따른 실리콘 광소자 및 이를 적용한 화상 입출력장치의 바람직한 실시예들을 상세히 설명한다.

<56> 도 2는 본 발명의 제1실시예에 따른 실리콘 광소자(10) 및 그 외부 구동회로(40)를 함께 나타낸 도면이다.

<57> 도면을 참조하면, 본 발명의 제1실시예에 따른 실리콘 광소자(10)는, n형 또는 p형의 실리콘에 기반을 둔 기판(11)과, 발광 및 수광이 일어나도록 된 광소자부(20)와, 상기 기판(11)을 공동으로 사용하여 상기 광소자부(20) 일측에 형성되어 상기 광소자(20)에서 발광 동작 및 수광 동작이 선택적으로 일어나도록 하는 스위칭부(30)와, 상기 광소

자부(20) 및 스위칭부(30)에 발광 및 수광 동작의 제어를 위한 전기적인 신호 및/또는 전원을 입력하고, 수광신호를 출력하기 위한 전극 구조를 포함하여 구성된다.

<58>      상기 기판(11)은 실리콘(Si)을 포함하는 소정의 반도체 물질 예컨대, Si, SiC 또는 다이아몬드로 이루어진 실리콘에 기반을 둔 반도체 기판으로서, n형 또는 p형으로 도핑된 것이다.

<59>      상기 광소자부(20)는, 상기 기판(11)의 일면에 상기 기판(11)과 반대형으로 극도로 얇게 도핑 형성된 도핑 영역(25)과, 상기 기판(11)의 반대면에 적어도 일부분이 상기 도핑 영역(25)과 함께 스택 구조(도 2에 점선으로 표시한 A 부분)를 이루도록 된 복수의 반도체 물질부(21)(23)를 구비한다. 상기 광소자부(20)는 후술하는 바에서 알 수 있는 바와 같이, 2단 이상의 트랜지스터를 내장하는 구조이다.

<60>      상기 도핑 영역(25)은 수광 및 발광이 일어나도록, 비평형 확산 공정 또는 임플란테이션 공정에 의해 도판트를 주입시켜 도핑 형성된다.

<61>      예를 들어, 상기 도핑 영역(25)은 소정의 도판트 예컨대, 붕소(boron) 또는 인(phosphorous)을 제어막(미도시)의 개구를 통하여 상기 기판(11) 내로 비평형 확산 공정시켜 상기 기판(11)과 반대형 예컨대, p+형으로 도핑 형성된다.

<62>      상기 기판(11)이 n형으로 도핑되어 있으면, 도핑 영역(25)은 p+형으로 도핑되고, 상기 기판(11)이 p형으로 도핑되어 있으면, 상기 도핑 영역(25)은 n+형으로 도핑된다.

<63>      여기서, 상기 제어막은 도핑 영역(25) 형성시 마스크로서 기능을 하며, 도핑 영역(25)이 원하는 극도로 얇은(ultra-shallow) 두께로 형성되도록 한다. 상기 제어막은 도 2에 보여진 바와 같이 제거하거나, 상기 기판(11)의 일면에 잔존시키는 것도 가능하다.

- <64> 도핑시, 상기 도핑 영역(25)의 상기 기판(11)과의 경계 부분 즉, p-n 접합 부위(24)에 양자 우물(quantum well), 양자 점(quantum dot) 및 양자 선(quantum wire) 중 적어도 어느 하나가 형성되어, 양자구속효과에 의해 높은 양자 효율로 광전 변환 효과 즉, 전자와 정공 쌍의 생성 결합 및 소멸 결합을 나타내도록, 상기 도핑 영역(25)은 원하는 극도로 얇은 깊이로 도핑(ultra-shallow doping) 형성된 것이 바람직하다.
- <65> 여기서, 상기 p-n 접합 부위(24)에는 주로는 양자 우물이 형성되며, 양자 점이나 양자 선이 형성될 수도 있다. 또한, 상기 p-n 접합 부위(24)에는 상기 양자 우물, 양자 점, 양자 선 중 두 가지 이상이 복합되게 형성될 수도 있다. 이하에서는, 표현의 간략화를 위해 상기 p-n 접합 부위(24)에 양자 우물이 형성된 것으로 설명한다. p-n 접합 부위(24)에 양자 우물이 형성되는 것으로 설명한다 해도, 이는 양자 우물, 양자 점 및 양자 선 중 적어도 어느 하나를 의미한다.
- <66> 도 3은 상기 도핑 영역(25)을 비평형 확산에 의해 극도로 얇은 깊이로 형성할 때, p-n 접합 부위(24)에 표면의 길이 방향(longitudinal), 측 방향(lateral)으로 형성되는 양자 우물(quantum well: QW)의 에너지 밴드를 보여준다. 도 3에서  $E_c$ 는 전도대 에너지 준위,  $E_v$ 는 가전자대 에너지 준위,  $E_f$ 는 페르미 에너지 준위를 나타내며, 이러한 에너지 준위에 대해서는 반도체 관련 기술 분야에서는 잘 알려져 있으므로, 자세한 설명은 생략한다.
- <67> 상기 p-n 접합 부위(24)는 도 2의 확대부분에 보여진 바와 같이, 서로 반대형의 도핑 부분이 교대로 위치한 양자 우물구조를 가지는데, 우물과 barrier는 대략 2nm, 3nm 정도가 된다.



- <68> 이와 같이 p-n 접합 부위(24)에 양자 우물을 형성하는 극도로 얇은 도핑은 상기 제어막의 두께 및 확산 공정 조건 등을 최적으로 제어함으로써 형성될 수 있다.
- <69> 확산 공정 중 적절한 확산 온도 및 기판(11) 표면의 변형된 포텐셜(deformed potential)에 의해 확산 프로파일(profile)의 두께가 예컨대, 10-20 nm로 조절될 수 있으며, 이와 같이 극도로 얇은 확산 프로파일에 의해 양자 우물 시스템이 생성되게 된다. 여기서, 기판(11) 표면의 포텐셜은 초기 제어막의 두께와 표면전처리에 의해 변형되고 공정이 진행됨에 따라 심화된다.
- <70> 상기 제어막은 도핑 영역(25)이 극도로 얇은 도핑 깊이로 형성되도록 하는 적정 두께를 갖는 실리콘 산화막( $\text{SiO}_2$ )인 것이 바람직하다. 이 제어막은 예를 들어, 기판(11)의 일면 상에 실리콘 산화막을 형성한 다음, 확산 공정을 위한 개구 부분을 포토리소그래피 공정을 이용하여 식각해냄으로써 마스크 구조로 형성된다.
- <71> 확산 기술 분야에서 알려진 바에 의하면, 실리콘 산화막의 두께가 적정 두께(수천 Å)보다 두껍거나 저온이면, vacancy(빈자리)가 주로 확산에 영향을 미쳐 확산이 깊이 일어나게 되며, 실리콘 산화막의 두께가 적정 두께보다 얇거나 고온이면 Si self-interstitial(자기 틈새)이 주로 확산에 영향을 미쳐 확산이 깊이 일어나게 된다. 따라서, 실리콘 산화막을 Si self-interstitial 및 vacancy가 유사한 비율로 발생하는 적정 두께로 형성하면, Si self-interstitial과 vacancy가 서로 결합되어 도판트의 확산을 촉진하지 않게 되므로, 극도로 얇은 도핑이 가능해진다. 여기서, vacancy 및 self-interstitial과 관련한 물리적인 성질은 확산과 관련한 기술분야에서는 잘 알려져 있으므로, 보다 자세한 설명은 생략한다.

- <72>       상기와 같은 본 발명의 제1실시예에 따른 실리콘 광소자(10)에 있어서, 광소자부(20)에는 상기 도핑영역(25)의 기판(11)과의 p-n 접합 부위(24)에 전자와 정공 쌍의 생성 및 소멸 결합이 일어날 수 있는 양자 우물이 형성되어 있으므로, 앞서 언급한 바와 같이 발광 동작 및 수광 동작을 한다.
- <73>       즉, 상기 광소자부(20)에 구동 전류가 인가되면, 캐리어들 즉, 전자와 정공은 상기 p-n 접합 부위(24)의 양자 우물에 주입되고, 양자 우물내의 부 밴드 에너지(subband energy) 레벨을 통해 재결합(소멸 결합)된다. 이때, 캐리어들이 결합되는 상태에 따라 소정 파장의 전장 발광(electro luminescence :EL)이 발생하며, 발생하는 광량은 인가된 구동 전류의 크기에 따라 가변된다.
- <74>       또한, 상기 광소자부(20)에 외부로부터 광이 입사되면, 양자 우물 구조인 p-n 접합 부위(24)에서 광자를 흡수하여 전자-정공 쌍을 생성하고, 전자와 정공은 그 p-n 접합 부위(24)에 형성된 양자 우물내의 부 밴드 에너지 레벨로 각각 여기된다. 따라서, 출력단에 도 2에 보여진 바와 같이, 부하 저항(R)이 연결되어 있으면, 조사된 광량에 비례하는 신호( $V_{out}$ )가 출력된다.
- <75>       이때, 광소자부(20)에서의 발광 및 흡수 파장은 기판(11) 표면 (실제로는, 도핑 영역(24) 표면)에 형성되는 극소 결함(micro-defect)에 기인한 극소 캐버티(micro-cavity)에 의해 정해진다. 따라서, 제작 공정에 의해 극소 캐버티의 크기를 조절하면, 원하는 흡수 및 발광 파장대역의 실리콘 광소자(10)를 얻을 수 있다.
- <76>       여기서, 전장 발광(EL)의 강도 및 흡수율은 기판(11) 표면에 형성되는 극소 결함에 기인한 극소 캐버티의 공진 파장과 잘 맞을 경우 증폭될 수 있다.

<77> 따라서, 제작 공정에 의해 극소 캐버티의 크기를 조절하면, 본 발명의 제1실시예에 따른 실리콘 광소자(10)가 특정 파장영역에 대해 발광 동작 및 수광 동작을 하도록 할 수 있으며, 극소 캐버티의 크기를 다양하게 하여 백색광을 발광 및 흡수하도록 할 수도 있다. 즉, 극소 캐버티의 크기를 일정하게 하면, 실리콘 광소자(10)는 특정 파장의 광 예컨대, 적색, 녹색 또는 청색광을 출력 및 흡수하게 된다. 또한, 극소 캐버티의 크기가 다양화되면, 실리콘 광소자(10)는 다양한 파장의 광 즉, 백색광을 출력 및 흡수하게 된다.

<78> 본 발명에 따른 실리콘 광소자(10)에서 구현 가능한 파장 범위는 매우 짧은 파장영역부터 긴 파장영역(예를 들어, 자외선(UV) ~ 적외선(IR))까지 될 수 있다. 따라서, 본 발명에 따른 실리콘 광소자(10)는 백색광을 출력 및 흡수하는 것도 가능하다.

<79> 여기서, 극소 캐버티는 도핑 영역(24) 표면에 형성된 미소 결함에 의한 변형된 포텐셜(deformed potential) 때문에 생긴다. 따라서, 변형된 포텐셜을 조절함으로써 양자 우물의 변형이 가능하며, 이에 따라 극소 캐버티가 정해진다. 그러므로, 극소 캐버티를 조절하면 원하는 특정 파장영역 예컨대, 적색, 녹색 또는 청색 파장의 광 또는 백색광이 발광 및 흡수되도록 할 수 있다.

<80> 상기와 같은 극도로 얇게 도핑된 도핑 영역(25)을 가지는 실리콘 광소자(10)에서는 도핑 영역(25)의 p-n 접합 부위(24)에서 전하분포 포텐셜의 국부적인 변화로 인하여 양자 구속 효과가 발생하며, 양자 우물내에 부밴드 에너지(subband energy) 레벨이 형성되어 있으므로, 높은 양자효율을 가진다.

- <81>       상기 복수의 반도체 물질부(21)(23)는, 상기 스택 구조를 이루는 부분(A)에서 가장 외측에 위치된 제1반도체 물질부(21)와, 상기 제1반도체 물질부(21)의 내측으로 인접한 제2반도체 물질부(23)를 포함한다.
- <82>       도 2는 상기 복수의 반도체 물질부(21)(23)가 상기 제1 및 제2반도체 물질부(21)(23)로 이루어져, 본 발명의 제1실시예에 따른 실리콘 광소자(10)의 광소자부(20)가 2단 트랜지스터를 내장하는 구조로 된 예를 보여준다. 여기서, 상기 광소자부(20)는 2단 이상의 트랜지스터를 내장하는 구조를 가질 수도 있다.
- <83>       상기 제1 및 제2반도체 물질부(21)(23)는 상기 기판(11)의 반대면에 상기 도핑 영역(25)에 비해 깊은 위치까지 도판트를 주입하여 형성될 수 있다. 예를 들어, 상기 제2반도체 물질부(23)는, 상기 도핑 영역(25)에 비해 깊은 위치까지 확산이 일어나도록 하는 일반적인 확산공정에 의해 상기 기판(11)의 반대면에 상기 기판(11)과 반대형으로 도핑시키기 위한 도판트를 주입하여 형성된다. 그런 다음, 제1반도체 물질부(21)는, 상기 제2반도체 물질부(23)의 일부 영역에 상기 제2반도체 물질부(23)를 형성할 때와 마찬가지로 확산 공정에 의해 상기 제2반도체 물질부(23)와 반대형으로 도핑시키기 위한 도판트를 주입시켜 형성된다. 제1 및/또는 제2반도체 물질부(21)(23)는 도판트를 임플란테이션 방식(implantation method)에 의해 주입하는 공정에 의해 형성될 수도 있다.
- <84>       도 2에서는 상기 제2반도체 물질부(23)를 기판(11) 반대면 전체에 형성하고, 광소자부(20)의 제2반도체 물질부(23) 부분과 스위칭부(30) 쪽에 위치된 제2반도체 물질부(23) 부분 사이의 전기적인 절연을 위해 고립 홈(17)을 형성한 예를 보여준다.
- <85>       여기서, 상기 제2반도체 물질부(23)는 상기 기판(11)의 반대면 상에 상기 기판(11)과 반대 도전형 예컨대, p형의 반도체 물질을 적층하여 형성될 수도 있다. 이때, 제1반

도체 물질부(21)는 상기 제2반도체 물질부(23)의 일부 영역을 식각하고, 그 식각된 영역에 예컨대, n형인 반도체 물질을 적층하여 형성되거나, 상기 제2반도체 물질부(23)의 일부 영역에 상기 제2반도체 물질부(23)와 반대형이 되도록 도판트를 주입하여 형성될 수도 있다.

<86>       상기 전극 구조는, 광소자부(20)에 전기적으로 연결된 제1게이트 전극(29), 제1 및 제2전극(22)(27), 스위칭부(30)에 전기적으로 연결된 제2게이트 전극(35), 제3 및 제4 전극(37)(39)을 포함한다. 도 2에서 22'은 제1전극(22)과 외부 구동회로(40)의 저항(R)을 전기적으로 연결하기 위한 콘택 전극이다.

<87>       상기 광소자부(20)의 스택 구조를 이루는 부분(A)에서 가장 외측에 위치된 반도체 물질부를 제1반도체 물질부(21), 제1반도체 물질부(21)의 내측으로 인접한 반도체 물질부를 제2반도체 물질부(23)라 할 때, 상기 제1게이트 전극(29)은 제2반도체 물질부(23)에 전기적으로 연결되도록 형성된다. 상기 제2전극(27)은 제1반도체 물질부(21)에 전기적으로 연결되도록 형성된다. 상기 제2전극(27) 및 제1게이트 전극(29)은 제1 및 제2반도체 물질부(21)(23) 상에 예컨대, 금속 재질의 불투명 전극으로 형성될 수 있다.

<88>       상기 제1전극(22)은 도핑 영역(25)에 전기적으로 연결되도록 형성된다. 상기 제1전극(22)은 IT0와 같은 투명 전극 물질을 이용하여, 도핑 영역(25)을 덮는 구조의 투명 전극으로 형성된 것이 바람직하다. 대안으로, 상기 제1전극(22)은 광이 입,출력되기 위한 윈도우 영역 둘레에 금속 재질의 불투명 전극으로 형성될 수도 있다.

<89>       상기한 바와 같이 구성된 본 발명의 제1실시예에 따른 실리콘 광소자(10)의 광소자부(20)에서, 기판(11)이 n형이면, 도핑 영역(25)은 p형, 제2반도체 물질부(23)는 p형,

제1반도체 물질부(21)는 n형으로 도핑된다. 이때, 상기 제1전극(22)은 애노드(anode), 상기 제2전극(27)은 캐소드(cathode)가 된다.

<90>       상기 기판(11), 도핑 영역(25) 및 제1 및 제2반도체 물질부(21)(23)가 도 2에 나타낸 바와 같은 도전형으로 된 경우, 도 4 및 도 5에 나타낸 바와 같이, 도핑 영역(25), 기판(11) 및 제2반도체 물질부(23)는 pnp 트랜지스터 구조(25)를 이루고, 기판(11), 제2반도체 물질부(23) 및 제1반도체 물질부(21)는 npn 트랜지스터 구조(27)를 이룬다. 도 4 및 도 5는 각각 도 2에 도시된 본 발명의 제1실시에 따른 실리콘 광소자(10)에 대한 등가 구조 및 등가 회로를 보인 것이다.

<91>       도 4 및 도 5의 등가 구조 및 등가 회로로부터 알 수 있는 바와 같이, 상기과 같은 도핑 영역(25), 기판(11), 제1 및 제2반도체 물질부(21)(23)를 가지는 본 발명의 제1실시에 따른 실리콘 광소자(10)의 광소자부(20)는 2단 트랜지스터를 내장한 구조가 된다.

<92>       여기서, 상기 기판(11)이 p형 기판이고, 도핑 영역(25), 제1반도체 물질부(21) 및 제2반도체 물질부(23)의 도전형이 이에 대응되게 상기과 반대로 되는 경우, 도핑 영역(25), 기판(11) 및 제2반도체 물질부(23)는 npn 트랜지스터 구조를 이루고, 기판(11), 제2반도체 물질부(23) 및 제1반도체 물질부(21)는 pnp 트랜지스터 구조를 이룬다. 이때에는, 제1전극(22)은 캐소드, 제2전극(27)은 애노드가 되며, 제1게이트 전극(29)은 제1게이트(G1)가 된다.

<93>       이러한 2단 트랜지스터를 내장한 광소자부(20)는 제1게이트(G1)를 통해 인가된 미세한 전류를 증폭시킬 수 있는 동시에, 역방향 전류는 차단하며, 제1게이트(G1)를 통해 인가되는 전류에 따라 p-n 접합 부위(24)에서의 발광량 조절 및 발광을 온-오프시킬 수

있으며, 도 6에 도시된 바와 같이, 전류 증폭 기능을 하는 다이오드에 스위치가 부가된 구조를 이룬다. 도 6은 상기와 같은 2단 트랜지스터를 내장한 광소자부(20)에 대한 등가 기호를 나타낸 것이다.

<94>        상기 스위칭부(30)는 전원이 광소자부(20)쪽으로 선택적으로 인가되도록 하여 발광 동작 및 수광 동작이 선택적으로 이루어지도록 한다. 상기 스위칭부(30)는 발광 동작이 필요할 때에는 전원이 광소자부(20)쪽으로 인가되도록 하고, 수광 동작이 필요할 때에는 전원이 광소자부(20)쪽으로 인가되는 것을 차단한다.

<95>        도 2는 본 발명의 제1실시예에 따른 실리콘 광소자(10)가 2단 트랜지스터를 내장한 광소자부(20)와 금속 산화막 반도체 전계 효과 트랜지스터(이하, MOSFET: metal-oxide semiconductor field effect transistor) 구조로 형성된 스위칭부(30)를 구비하는 예를 보여준다. 여기서, MOSFET이란 게이트가 전류 통로가 형성되는 반도체층으로부터 얇은 산화 실리콘( $\text{SiO}_2$ ) 막에 의해 격리되어 있는 전계 효과 트랜지스터이다.

<96>        MOSFET 구조의 스위칭부(30)는 예를 들어, n형 기판(11) 내로 한쌍의 p+형 반도체 물질부(31)(33)가 서로 이격되게 심어지고, 기판(11) 상에 얇은 실리콘 산화막(15)이 형성된 구조로 되어 있다. 상기 실리콘 산화막(15)은 원하는 전기적인 절연을 얻을 수 있도록, 도 2에 보여진 바와 같이, 기판(11) 일면의 전기적인 콘택 및 광의 입,출입을 위한 영역을 제외한 전체에 걸쳐 형성되는 것이 바람직하다.

<97>        제3전극(37)은 p+형 반도체 물질부(31) 상에 형성되고, 제4전극(39)은 p+형 반도체 물질부(33) 상에 형성된다. 상기 제4전극(39)은 광소자부(20)의 제1전극(22)과 전기적으로 콘택되도록 형성되어, 도핑 영역(25)과 전기적으로 연결되어 있다. 상기 제3전극

(37)은 소스(S), 제4전극(39)은 드레인(D)이 된다. 제2게이트 전극(35)은 제2게이트(G2)에 가해지는 전압의 유,무로 소스(S)와 드레인(D)간의 전류 통로의 개폐를 제어할 수 있도록, 제3 및 제4전극(37)(39) 사이에서 실리콘 산화막(15) 상에 형성된다.

<98>       상기와 같은 MOSFET 구조의 스위칭부(30)는 소스(S)와 드레인(D)간의 전류 통로의 개폐를 제2게이트(G2)에 가해지는 전압의 유,무로 제어하여, 상기 광소자부(20)에서 발광 동작 및 수광 동작이 선택적으로 이루어지도록 할 수 있다.

<99>       도 7은 도 2에 도시된 본 발명의 제1실시예에 따른 실리콘 광소자(10)에 대한 등가 기호 및 이를 구동하는 외부 구동 회로(40)를 함께 나타낸 도면이다.

<100>       도 7에서 알 수 있는 바와 같이, 본 발명의 제1실시예에 따른 실리콘 광소자(10)는 역방향 전류를 차단할 수 있는 다이오드에 스위치가 부가되고, 광소자부(20)에 전원을 선택적으로 인가할 수 있는 구조이다.

<101>       이러한 구조의 실리콘 광소자(10)에서는, 제1 및 제2전극(22)(27)에 역방향 전압을 가해도, 역방향 전류는 흐르지 않는다.

<102>       따라서, 외부 회로(40)의 전원(41)은 도 2 및 도 7에 보여진 바와 같이, 제2게이트(G2)에 신호 입력시, 순방향 전압이 제1 및 제2전극(22)(27)에 가해질 수 있도록 설치되어야 한다.

<103>       상기한 바와 같은 본 발명의 제1실시예에 따른 실리콘 광소자(10)는 다음과 같이 동작한다.

<104>       도 8을 참조하면, 본 발명의 제1실시예에 따른 실리콘 광소자(10)는 제1게이트(G1)에 신호가 입력되고 있는 상황에서, 제1 및 제2전극(22)(27)에 순방향 전압이 가해지면



발광소자로서 작용을 하며, 제1 및 제2전극(22)(27)에 전압이 가해지지 않으면 수광소자로서 작용을 한다.

<105> 보다 구체적으로 설명하면, 제1게이트(G1)가 온(ON)되지 않으면, 제2게이트(G2)의 온,오프(ON,OFF)에 관계없이, 본 발명의 제1실시예에 따른 실리콘 광소자(10)는 발광소자 및 수광소자 중 어느 한 광소자로서 동작하지 않는다. 즉, 제1게이트 전극(29)에 신호가 입력되지 않으면, 제2게이트 전극(35)에 신호가 입력되고 있는지, 아닌지에 관계없이, 본 발명의 제1실시예에 따른 실리콘 광소자(10)는 광소자로서 동작하지 않는다.

<106> 본 발명의 제1실시예에 따른 실리콘 광소자(10)는 제1게이트(G1)가 온 상태인 경우는 발광 소자 또는 수광 소자로서 동작을 하게 된다.

<107> 제1게이트(G1)가 온 상태이고, 제2게이트(G2)가 온 상태이면, 스위칭부(30)의 제3 및 제4전극(37)(39) 사이에 전류 통로가 형성되어 전원 전류가 스위칭부(30)를 거쳐 광소자부(20)로 입력되고, 이에 따라 실리콘 광소자(10)는 발광 동작을 한다.

<108> 제1게이트(G1)가 온 상태이고, 제2게이트(G2)가 오프 상태이면, 스위칭부(30)의 제3 및 제4전극(37)(39) 사이에 전류 통로가 형성되지 않아 전원 전류의 인가가 차단되고, 실리콘 광소자(10)는 수광 동작을 할 수 있는 상태가 된다. 따라서, 이 상태에서 외부로부터 광이 도핑 영역(25)으로 입사되면, p-n 접합 부위(24)에서 광을 흡수하는 전자-정공 쌍의 생성 결합에 의해 입사되는 광량에 비례하는 전류가 발생되고, 증폭되어 출력된다.

<109> 제1 및 제2전극(22)(27) 사이에는 부하저항(R)이 연결되어 있으므로, 수광소자로서 동작 될 때, 실리콘 광소자(10)로부터는 신호(Vout)가 출력된다.

- <110> 한편, 제1게이트 전극(29)에 전류를 인가하면 제1 및 제2전극(22)(27) 즉, 애노드와 캐소드의 양단전압이 증가한다. 제1게이트 전극(29)에 특정 전류를 인가하면 본 발명의 제1실시예에 따른 실리콘 광소자(10)에 급격히 전류가 흐르게 되는 애노드와 캐소드의 양단전압이 존재하는데, 이러한 양단전압을 브레이크 오버 전압이라 한다.
- <111> 애노드와 캐소드의 양단전압이 브레이크 오버 전압 이상이 되도록 제1게이트 전극(29)에 전류를 인가하면, 애노드와 캐소드는 도통상태가 되면서 본 발명의 제1실시예에 따른 실리콘 광소자(10)에서 발광이 일어나는데 필요한 전류를 공급할 수 있게 된다. 따라서, 제1게이트 전극(29)에 미량의 전류를 인가함에 의해서도 2단 이상의 트랜지스터를 내장한 구조의 본 발명의 제1실시예에 따른 실리콘 광소자(10)에서는 p-n 접합 부위(24)에서 양자 구속효과에 의한 전자와 정공 쌍의 소멸 결합으로 발광이 일어날 수 있다.
- <112> 한편, 본 발명의 제1실시예에 따른 실리콘 광소자(10)는, 제1게이트(G1) 전류(제1게이트 전극(29)을 통해 인가되는 전류)를 차단하면 동작하지 않게 되므로, 본 발명에 따른 실리콘 광소자(10)에서의 발광 및 수광 동작이 멈추도록 하기 위해서는, 제1게이트(G1) 전류를 끊어주면 된다.
- <113> 즉, 발광 온 상태에서 제1게이트(G1) 전류를 끊어주면 발광 오프 상태로 되기 때문에, 제2게이트(G2)를 온시킨 상태에서 제1게이트(G1)를 온,오프 시키면, 발광을 온,오프시킬 수 있다. 또한, 수광 온 상태 즉, 제1게이트(G1)는 온, 제2게이트(G2)는 오프인 상태에서 제1게이트(G1) 전류를 끊어주면, 수광 오프 상태로 된다.

- <114> 이와 같이 제1게이트(G1) 신호가 오프(off) 상태인 경우, 도 8에 보여진 바와 같이, 제2게이트(G2) 신호 인가(제2게이트 전극(35)을 통한 신호 인가)시에도 실리콘 광소자(10)는 발광 동작은 물론 수광 동작도 하지 않는 시스템 오프 상태가 된다.
- <115> 또한, 본 발명의 제1실시예에 따른 실리콘 광소자(10)는, 제1게이트(G1) 전류가 인가되는 상태에서 제2게이트(G2) 신호가 입력되면 발광 동작을 하며, 제2게이트(G2) 신호가 입력되지 않으면, 수광 동작을 한다.
- <116> 그러므로, 구형 파 제어 펄스를 제1게이트(G1) 전류에 추가하는 것과 아울러 필요에 따라 제2게이트(G2)에 전원 스위칭 제어 펄스를 가하면, 실리콘 광소자(10)의 발광 동작 온,오프, 발광 동작과 수광 동작의 전환, 발광 또는 수광 동작 지속 시간을 제어할 수 있다.
- <117> 이때, 상기한 바와 같은 본 발명의 제1실시예에 따른 실리콘 광소자(10)는, 2단 트랜지스터를 내장하고 있어 전류를 증폭시키는 기능을 하므로, 미량의 제1게이트(G2) 전류로 p-n 접합 부위(24)에서 양자 구속효과에 의한 발광이 일어나도록 할 수 있을 뿐만 아니라, 2단 트랜지스터의 증폭 기능에 의해 미량의 광 검출신호를 증폭하여 출력하는 것이 가능하다.
- <118> 또한, 제1 및 제2게이트(G1)(G2) 신호를 제어함으로써, 발광지속시간 및 수광 동작 지속시간을 조절하는 것이 가능하다. 이때, 제1게이트(G1) 전류는 일종의 실리콘 광소자(10) 시스템을 온-오프하는 스위치의 트리거 신호로 작용한다.

- <119> 여기서, 제1게이트 전극(29)에 전류를 흘려주면, npn 트랜지스터 구조에 전류가 흐르고, 이것이 pnp 트랜지스터의 베이스 전류를 흐르게 하여 발광 및 광 흡수가 일어날 p-n 접합 부위(24)에 전류가 흐르도록 한다.
- <120> 또한, 본 발명의 제1실시예에 따른 실리콘 광소자(10)에 의하면, 제1 및 제2게이트(G1)(G2)가 둘 다 온 상태일 때만 발광이 일어나고, 제1 및 제2게이트(G1)(G2) 중 어느 하나를 오프 상태로 두면 발광을 멈출 수 있으므로, 발광지속시간을 원하는 만큼 유지시킬 수 있다. 또한, 제1게이트(G1)를 온 상태로 둔 상태에서, 제2게이트(G2)를 오프 상태에서 온 상태로 전환하여 수광 동작을 발광 동작으로 전환하거나, 제1게이트(G1)를 오프시키면, 수광 동작을 멈출 수 있으므로, 수광지속시간을 원하는 만큼 유지하는 것도 가능하다.
- <121> 제1 및 제2게이트 전극(29)(35)에 흘려주는 신호를 구형파 펄스로 조절하는 경우에는, 본 발명의 제1실시예에 따른 실리콘 광소자(10)로부터 발광 및 수광 동작이 온-오프되거나 발광 및 수광 동작이 전환되도록 조절하는 것이 가능할 뿐만 아니라, 구형파 펄스의 주기를 제어함에 의해 발광 및 수광지속시간도 원하는 만큼 유지시키는 것이 가능하다.
- <122> 도 9는 본 발명의 제2실시예에 따른 실리콘 광소자(50)를 개략적으로 보인 도면으로, 후막형 저항 타입의 제1게이트 전극 구조(51)를 가지는 점에 그 특징이 있다. 여기서, 도 2에서와 동일 또는 유사한 기능을 하는 참조부호는 도 2에서와 동일 참조부호로 표시하고, 여기서는 그 반복되는 설명을 생략한다.
- <123> 도 9를 참조하면, 후막형 저항 타입의 제1게이트 전극 구조(51)는, 제2반도체 물질 부(23) 상의 일부 영역(예를 들어, 본 발명의 제1실시예에서의 제1게이트 전극(29)이 형

성되는 영역의 일부)에 형성된 절연막(53)과, 상기 절연막(53)과 제2반도체 물질부(23) 상에 형성된 저항 물질층(55)과, 상기 저항 물질층(55) 상에 상기 절연막(53)에 의해 저항 물질층(55)을 사이에 두고 상기 제2반도체 물질부(23)와 좁은 영역에서 전기적으로 연결되도록 된 제1게이트 전극(57)을 구비한다. 상기 제1게이트 전극(57)은 본 발명의 제1실시예에서 제1게이트 전극(29)과 실질적으로 동일한 기능을 하는 것이다.

<124> 여기서, 상기 저항 물질층(35)의 길이, 폭 및 두께를 각각  $l$ ,  $w$  및  $t$ , 상기 저항 물질층(55)의 비저항을  $\rho_s$ 라 할 때, 상기 저항 물질층(55)의 저항(RL)은  $RL = (l \rho_s) / (wt)$ 가 되므로, 저항 물질층(55)의 길이, 폭 및 두께 값 및 그 저항 물질층(35)을 이루는 적절한 물질(물질에 따라 비저항이 달라짐)을 선택하여, 저항 물질층(55)이 요구되는 저항을 갖도록 할 수 있다.

<125> 통상, 광소자를 구동하는 회로에는 과전류에 의한 광소자의 오동작을 방지하기 위해 외부 저항을 삽입하는데, 상기과 같이 저항이 매립되어 있는 후막형 저항 타입의 제1게이트 전극 구조(51)를 구비하면, 이러한 오동작 방지용 외부 저항의 삽입이 불필요한 이점이 있다.

<126> 이상에서는 본 발명에 따른 실리콘 광소자(10)가 2단 트랜지스터를 내장하는 구조인 것으로 설명 및 도시하였는데, 본 발명은 이러한 구조에 한정되지 않는다. 즉, 본 발명에 따른 실리콘 광소자(10)는 2단 이상의 트랜지스터를 내장하는 구조를 가질 수도 있다. 또한, 후술하는 본 발명의 제3실시예에서와 같이, 본 발명에 따른 실리콘 광소자는 1단 트랜지스터를 내장하는 구조를 가질 수도 있다.

<127> 도 10은 본 발명의 제3실시예에 따른 실리콘 광소자(70)를 개략적으로 보인 도면이다.

<128> 도 10을 참조하면, 본 발명의 제3실시예에 따른 실리콘 광소자(70)는 광소자부(80)가 1단 트랜지스터를 내장한 구조로 된 점에 특징이 있다. 여기서, 도 2를 참조로 설명한 바와 실질적으로 동일 기능을 하는 부재는 도 2에서와 동일한 참조부호를 사용하고, 그 자세한 설명은 생략한다.

<129> 본 발명의 제3실시예에 있어서, 광소자부(80)는, 기판(11)의 일면에 상기 기판(11)과 반대형으로 극도로 얇게 도핑되어 상기 기판(11)과의 p-n 접합 부위(24)에서 양자 구속 효과에 의한 전자와 정공 쌍의 소멸 결합으로 발광을 낼 수 있도록 된 도핑 영역(25)과, 상기 기판(11)의 반대면에 형성되며 상기 기판(11)과 반대형으로 된 하나의 반도체 물질부(85)와, 상기 도핑 영역(25)에 전기적으로 연결된 제1전극(22)과, 상기 반도체 물질부(85)에 전기적으로 연결된 제2전극(87)과, 상기 기판(11)에 전기적으로 연결된 제1게이트 전극(89)을 포함한다. 여기서, 상기 제2전극(87) 및 제1게이트 전극(89)은 도 2의 제2전극(27) 및 제1게이트 전극(29)에 대응된다.

<130> 상기 광소자부(80)는 그 등가 회로를 보인 도 11에서 알 수 있는 바와 같이, 1단 트랜지스터를 내장하는 구조를 가진다.

<131> 상기 반도체 물질부(85)는 상기 기판(11)의 반대면의 일부 영역에 상기 도핑 영역(25)에 비해 깊은 위치까지 도판트를 주입하여 형성될 수 있다. 예를 들어, 상기 반도체 물질부(85)는, 상기 도핑 영역(25)에 비해 깊은 위치까지 확산이 일어나도록 하는 일반적인 확산공정에 의해 상기 기판(11)의 반대면쪽에 상기 기판(11)과 반대형으로 도핑시키기 위한 도판트를 주입하여 형성된다. 여기서, 반도체 물질부(85)는 도판트를 임플란테이션(implantation)에 의해 주입하여 형성되는 것도 가능하다.

- <132> 여기서, 상기 반도체 물질부(85)는 상기 기판(11)의 반대면의 일부 영역을 식각하고, 그 식각된 부분에 상기 기판(11)과 반대 도전형 예컨대, p형의 반도체 물질을 적층하여 형성될 수도 있다.
- <133> 상기한 바와 같이 구성된 본 발명의 제3실시예에 따른 실리콘 광소자(70)에서, 상기 기판(11)이 n형이면, 상기 도핑 영역(25)은 p형, 상기 반도체 물질부(85)는 p형으로 도핑되어, 도 11에 나타낸 바와 같이 pnp 트랜지스터 구조(81)를 이룬다.
- <134> 상기 도핑 영역(25), 기판(11) 및 반도체 물질부(85)가 pnp 트랜지스터 구조(81)를 이루는 경우, 본 발명의 제3실시예에 따른 실리콘 광소자(70)는, 상기 도핑 영역(25)을 바람직하게는 컬렉터(collector)로 사용하고, 상기 반도체 물질부(85)를 이미터(emitter)로 사용하고, 상기 기판(11)을 베이스(base)로 사용하여, 베이스 접지회로 또는 이미터 접지회로로 동작시킬 수 있다. 이때, 베이스로 사용하는 중간의 n층 즉, 기판(11)의 두께는 얇게 하는 것이 바람직하다.
- <135> 상기와 같이, 도핑 영역(25), 반도체 물질부(85) 및 기판(11)이 각각 컬렉터, 이미터 및 베이스로 사용되는 경우, 그 도핑 영역(25), 반도체 물질부(85) 및 기판(11)에 각각 전기적으로 연결된 제1전극(22), 제2전극(87) 및 제1게이트 전극(89)는 컬렉터, 이미터 및 베이스 전극이 된다.
- <136> 여기서, 상기 기판(11)이 p형 기판(11)이고, 도핑 영역(25) 및 반도체 물질부(85)의 도전형이 이에 대응되게 상기와 반대로 되는 경우, 도핑 영역(25), 기판(11) 및 반도체 물질부(85)는 npn 트랜지스터 구조를 이룬다.

- <137>        상기한 바와 같은 본 발명의 제3실시예에 따른 실리콘 광소자(70)에서 1단 트랜지스터 구조(81)는 이미터와 베이스간에 순방향 전압을 가하고 컬렉터와 베이스에 순방향 전압을 가하면 펄스 스위칭 회로가 된다.
- <138>        여기서, 본 발명의 제3실시예에 따른 실리콘 광소자(70)에서 상기 1단 트랜지스터 구조(81)는 이미터와 베이스 간에 역방향 전압을 가하고 컬렉터와 베이스에 역방향 전압을 가해도 펄스 스위칭 회로가 된다.
- <139>        상기와 같이 1단 트랜지스터를 내장한 본 발명의 제3실시예에 따른 실리콘 광소자(70)는 다음과 같이, 발광소자 및 수광소자로서 기능을 한다.
- <140>        본 발명의 제3실시예에 따른 실리콘 광소자(70)의 이미터와 베이스, 컬렉터와 베이스 간에 순방향 전압 또는 역방향 전압을 가함으로써, p-n 접합 부위(24)에서 양자 구속 효과에 의한 발광을 내거나 수광 동작을 하는 동시에, 그 발광 동작 또는 수광 동작을 온-오프 시키는 것이 가능하다.
- <141>        또한, 상기한 바와 같은 본 발명의 제3실시예에 따른 실리콘 광소자(70)에서, 상기 1단 트랜지스터 구조(81)는 이미터와 베이스간에 순방향 전압을 가하고, 컬렉터와 베이스간에 역방향 전압을 가하면 증폭 작용을 하게 되어 1단 증폭을 한다.
- <142>        따라서, 본 발명의 제3실시예에 따른 실리콘 광소자(70)의 이미터와 베이스간에는 순방향 전압, 컬렉터와 베이스간에는 역방향 전압을 가하면, 제1 및 제2게이트(G1)(G2)가 온 상태일 때, 미량의 제1게이트(G1) 전류신호를 입력해서도 p-n 접합 부위(24)에서 발광이 일어나도록 할 수 있으며, 제1게이트(G1)는 오프 상태이고, 제2게이트(G2)는 온 상태에서 광 검출시 검출신호를 증폭시켜 출력할 수 있다.



- <143> 본 발명의 제3실시예에 따른 실리콘 광소자(70)는 도핑 영역(25), 기판(11) 및 반도체 물질부(85)가 pnp 트랜지스터 구조를 이루는 경우에도, 상기와 마찬가지로 1단 증폭 기능 및 펄스 스위칭 기능을 할 수 있다.
- <144> 이상에서 설명한 바와 같이, 본 발명에 따른 실리콘 광소자(70)에 내장된 적어도 1단 이상의 트랜지스터 구조는 증폭, 스위칭, 상태(전류의 흐름과 멈춤 상태) 유지 기능 중 적어도 한 기능을 선택적으로 할 수 있는 내장형 능동소자로서 기능을 하여, 발광소자 및 수광소자를 구동할 수 있다.
- <145> 도 12는 본 발명의 제4실시예에 따른 실리콘 광소자(90)를 그 외부 구동회로(110)와 함께 나타낸 도면이고, 도 13은 도 12의 등가 회로도이다.
- <146> 도 12 및 도 13을 참조하면, 본 발명의 제4실시예에 따른 실리콘 광소자(90)는 바이폴라 접합 트랜지스터(bipolar junction transistor) 구조로 된 스위칭부(100)를 구비하는 점에 그 특징이 있다. 여기서, 도 2에서와 동일 또는 유사한 기능을 하는 부재는 도 2에서와 동일 참조부호로 표기하고, 반복적인 설명을 생략한다.
- <147> 여기서, 바이폴라 접합 트랜지스터는 이미터(103)에서 컬렉터(105)를 향하는 캐리어의 흐름을 베이스 전류로 제어하도록 된 것으로, pn접합의 제법에 따라 합금형, 성장형, 확산형 등이 있다.
- <148> 도 12는 상기 스위칭부(100)가 확산 방식에 의해 플래너(planar) 구조로 형성된 예를 보여 준다.
- <149> 확산 방식을 적용하는 경우, 상기 스위칭부(100)는 기판(11)의 도핑 영역(25)이 형성되는 동일 면에 예를 들어, 먼저, 도핑에 의해 n+형 베이스(101)를 형성하고, 이 베이스

스(101) 위에 도핑에 의해 p+형 이미터(103)를 형성하고, 베이스(101)와 이격되게 기판(11)에 도핑에 의해 p+형 컬렉터(105)를 형성하는 과정을 통해 pnp 구조로 제조될 수 있다. 여기서, 상기 스위칭부(100)는 npn 구조로 제조될 수도 있다.

<150> 이때, 이미터(103)는 베이스(101)의 불순물 농도에 비해 충분히 작은 불순물 농도를 갖도록 형성되고, 베이스(101)의 폭(w:컬렉터(105)쪽의 베이스(101)와 이미터(103)의 경계 사이의 간격)이 충분히 좁게 형성되어, 대부분의 캐리어가 컬렉터(105)에 도달할 수 있도록 된 것이 바람직하다.

<151> 도 12에 예시한 바와 같이, 스위칭부(100)가 pnp 구조의 바이폴라 접합 트랜지스터인 경우, 정공이 캐리어가 된다. 반대로, 상기 스위칭부(100)가 npn 구조의 바이폴라 접합 트랜지스터인 경우에는, 전자가 캐리어가 된다.

<152> 한편, 상기 베이스(101), 이미터(103), 컬렉터(105) 상에는 각각 베이스 전극(107), 이미터 전극(108), 컬렉터 전극(109)이 형성되며, 컬렉터 전극(109)은 광소자부(20)의 제1전극(22)과 컨택되도록 형성되어, 도핑 영역(25)에 전기적으로 연결되도록 되어 있다.

<153> 상기 베이스 전극(107)은 제2게이트(G2)로 사용된다. 본 발명의 제4실시예에 따른 실리콘 광소자(90)에서 발광 동작이 일어나도록 하고자 할 때, 제2게이트(G2)에는 전압 신호가 입력된다.

<154> 즉, 도 12에 도시된 상기 스위칭부(100)는 전압 구동형 pnp 바이폴라 접합 트랜지스터로, 발광 전원 입력 스위칭을 위한 트리거 신호를 제2게이트(G2) 즉, 베이스 전극(107)을 통해 입력하도록 되어 있다.

- <155>       상기와 같은 본 발명의 제4실시예에 따른 실리콘 광소자는, 바이폴라 접합 트랜지스터 구조의 스위칭부(100)를 구비하므로, 광소자부(20)에서 발광 및 수광 동작이 선택적으로 일어나도록 제어할 수 있다.
- <156>       상기한 바와 같은 바이폴라 접합 트랜지스터 구조의 스위칭부(100)를 구비한 실리콘 광소자(90)에서의 발광 동작, 수광 동작, 발광 및 수광 동작의 전환, 발광 및 수광 지속시간 제어 원리는 도 2를 참조로 설명한 본 발명의 제1실시예의 경우와 유사하다.
- <157>       즉, 제1게이트(G1)가 오프 상태이면, 제2게이트(G2)의 온,오프 상태에 관계없이, 실리콘 광소자(90)는 발광 동작 및 수광 동작을 하지 않는다.
- <158>       제1 및 제2게이트(G1)(G2) 모두 온 상태이면, 캐리어가 이미터(103)로부터 컬렉터(105)로 이동되어, 전원 전류가 광소자부(20)쪽으로 흐르게 되고, 이에 의해 도핑 영역(25)의 pn-접합 부위(24)에서 발광이 일어나게 된다. 따라서, 제2게이트(G2)를 온 상태로 유지하는 동안, 제1게이트(G1)를 온, 오프시키면, 발광을 온,오프 시킬 수 있다.
- <159>       제1게이트(G1)가 온 상태이고, 제2게이트(G2)가 오프되면, 실리콘 광소자(90)는 수광 동작을 행하게 된다.
- <160>       상기와 같은 본 발명의 제4실시예에 따른 실리콘 광소자(90)에서의 발광 온,오프, 발광 동작 및 수광 동작의 전환, 발광 및 수광 지속시간 제어 원리는 도 2를 참조로 설명한 본 발명의 제1실시예의 경우와 유사하므로, 여기서는 보다 자세한 설명은 생략한다.
- <161>       한편, 도 12에서는 본 발명의 제4실시예에 따른 실리콘 광소자(90)가 2단 증폭 트랜지스터를 내장한 구조의 광소자부(20)를 포함하는 예를 보여주고 있는데, 본 발명의

제4실시예에 따른 실리콘 광소자(90)에서 광소자부의 구조는 이에 한정되지 않는다. 즉, 스위칭부를 바이폴라 접합 트랜지스터 구조로 형성하고, 광소자부는 2단 이상의 증폭 트랜지스터를 내장한 구조로 형성하는 것도 가능하다. 또한, 스위칭부를 바이폴라 접합 트랜지스터 구조로 형성하고, 광소자부는 본 발명의 제2실시예에서 설명한 바와 같은 1단 증폭 트랜지스터를 내장한 구조로 형성하는 것도 가능하다.

<162> 또한, 제1게이트 전극(29) 대신에 본 발명의 제3실시예에서 설명한 바와 같은 후막형 제1게이트 전극 구조(51)를 구비하는 것도 가능하다.

<163> 한편, 도 12에 도시된 스위칭부(100)는 바이폴라 접합 트랜지스터에 대한 구체적인 구조의 일 예로, 이 스위칭부(100)의 세부 구조 및 이를 구비한 실리콘 광소자(90)를 구동하기 위한 외부 구동회로(110)의 세부 구조는 다양하게 변형될 수 있다.

<164> 상기한 바와 같은 본 발명의 실시예들에 따른 실리콘 광소자는 광소자부에 1단 이상의 트랜지스터를 내장하고 있으며, 선택적으로 발광 동작 및 수광 동작을 제어하기 위한 스위칭부를 구비하므로, 내부 전류 증폭이 가능하여 소량의 전류만으로 발광을 일으키거나 수광 신호를 증폭시켜 출력하도록 구동하는 것이 가능할 뿐만 아니라, 증폭 회로 및 스위칭 회로를 외부에 장착하는 종래의 경우에 발생하는 외부 전원선의 리액턴스나 캐패시턴스의 기생효과를 없앨 수 있어 고속 스위칭이 가능하다.

<165> 이상에서 설명한 바와 같은 본 발명에 따른 실리콘 광소자는 선택적으로 발광소자 및 수광소자로서 동작할 수 있으므로, 이러한 실리콘 광소자를 이용하면, 동일 화소를 통해 화상을 입,출력할 수 있는 화상 입출력장치를 실현할 수 있다.

- <166> 도 14는 본 발명에 따른 실리콘 광소자를 이용한 화상 입출력장치의 제1실시예를 개략적으로 보인 도면이다.
- <167> 도 14를 참조하면, 본 발명의 제1실시예에 따른 화상 입출력장치는, n형 또는 p형의 실리콘에 기반을 둔 기판에 발광 및 수광 동작이 모두 가능하며, 발광 및 수광 동작의 전환이 가능한 실리콘 광소자(125)가 이차원 어레이 배열되어 이루어진 실리콘 광소자 패널(120)을 구비한다.
- <168> 상기 실리콘 광소자(125)로는 앞서 설명한 바와 같은 본 발명의 실시예들에 따른 실리콘 광소자 중 어느 하나가 적용된다.
- <169> 상기 실리콘 광소자(125)는 발광 동작 및 수광 동작이 모두 가능하며, 쉽게 발광 동작과 수광 동작을 전환할 수 있으므로, 화상 입력과 화상 출력이 동일 실리콘 광소자(125)를 통하여 이루어질 수 있다.
- <170> 따라서, 상기 실리콘 광소자 패널(120)은 동일 화소를 통한 화상 입,출력이 가능하다.
- <171> 또한, 상기 실리콘 광소자(125)는, 발광 지속시간 및 수광 지속시간을 제어하는 것이 가능하며, 미량 전류로 발광 구동을 하거나, 수광 신호를 증폭하여 출력하는 것이 가능하므로, 상기 실리콘 광소자 패널(120)은 외부의 증폭 회로 및 스위칭 회로 없이도, 원하는 바대로 화상 입,출력을 제어할 수 있으며, 저전력형 화상 입출력장치를 실현할 수 있다.
- <172> 여기서, 상기 실리콘 광소자(125)는 반도체 물질을 이용하여 반도체 제조 공정을 통해 초소형의 어레이 형태로 형성될 수 있으므로, 상기 실리콘 광소자 패널(120)은 n형

또는 p형의 실리콘에 기반을 둔 단일 기판(11)에 일련의 반도체 제조공정을 통해 제조될 수 있다.

<173> 한편, 실리콘 광소자(125)의 이차원 어레이로 이루어진 실리콘 광소자 패널(120)에서 전극 구조는 각 화소별 화상의 선택적 입력 및 출력 동작이 가능하도록 기판(11)에 패터닝된다.

<174> 본 발명에 따른 화상 입출력장치에 있어서, 실리콘 광소자 패널(120)은 도 14에 도시된 바와 같이, 각 화소(P)당 하나의 실리콘 광소자(125)가 대응되도록 형성될 수 있다.

<175> 이때, 실리콘 광소자 패널(120)의 각 화소를 이루는 실리콘 광소자(125) 각각은 단일 파장의 광 또는 백색광을 출력 및/또는 검출하도록 된 것이 바람직하다.

<176> 실리콘 광소자(125)가 단일 파장의 광 또는 백색광을 출력 및 검출하도록 마련된 경우, 본 발명에 따른 화상 입출력장치는 단색 화상을 디스플레이 및 피사체를 촬영한 전기적인 단색 화상신호를 생성할 수 있다.

<177> 한편, 도 15에 도시된 바와 같이, 본 발명의 제2실시예에 따른 화상 입출력장치에 따르면, 실리콘 광소자 패널(120)을 이루는 실리콘 광소자(125) 각각이 백색광을 출력 및 검출하도록 마련되고, 실리콘 광소자 패널(120) 전면(광 입력 및 출력측)에 풀(full) 칼라 화상을 구현하기 위한 칼라 필터(130)를 더 구비하면, 풀 칼라 화상을 디스플레이 하고, 피사체의 칼라를 그대로 촬영한 전기적인 풀 칼라 화상 신호를 생성하는 것이 가능하다.

- <178> 이때, 상기 칼라 필터(130)는 예를 들어, 도 16에 도시된 바와 같이, 각 화소(P)에 R, G, B 요소가 모두 대응되게 형성된다.
- <179> 이 칼라 필터(130)의 R, G, B 요소의 배치 형상은 후술하는 다른 실시예의 실리콘 광소자 패널에서의 실리콘 광소자의 2차원 배열과 유사하다. 여기서, 칼라 필터(130)의 R, G, B칼라를 구현하기 위한 배치는 다양하게 변형될 수 있다.
- <180> 이와 같이, 실리콘 광소자 패널(120) 전면에 칼라 필터(130)를 구비한 본 발명에 따른 화상 입출력장치는, 칼라 화상을 입력 및 출력할 수 있다. 즉, 피사체를 촬영하여 전기적인 칼라 화상 신호로 바꿀 수 있으며, 전기적인 칼라 화상 신호에 따라 풀 칼라 화상을 디스플레이할 수 있다.
- <181> 도 17은 본 발명의 제3실시예에 따른 화상 입출력장치를 개략적으로 보인 도면이다
- <182> 도 17을 참조하면, 본 발명의 제3실시예에 따른 화상 입출력장치에 있어서, 실리콘 광소자 패널(140)은 각 화소(P)에 세 개 또는 그 이상의 실리콘 광소자 (145R)(145G)(145B)가 대응되도록 형성된다. 도 17에서는 상기 실리콘 광소자 패널(140)이 각 화소(P)에 세 개의 실리콘 광소자(145R)(145G)(145G)가 대응되도록 형성된 경우를 예를 들어 도시한 것이다.
- <183> 이때, 각 화소(P)에 대응되는 세 개의 실리콘 광소자(145R)(145G)(145B)로는 각각 예를 들어, 적색광(R), 녹색광(G), 청색광(B)을 출력하고 각 칼라광을 검출하여 전기적인 칼라 화상 신호로 바꾸어주도록 된 본 발명의 실시예들에 따른 실리콘 광소자 중 어느 하나를 구비한다.

- <184> 이와 같이, 각 화소(P)에 예를 들어, 청색광(R), 녹색광(G), 청색광(B)을 각각 출력 및 검출하도록 형성된 3개의 특정 색광용 실리콘 광소자(145a)(145b)(145c)가 위치되도록 실리콘 광소자 패널을 구성하는 경우, 칼라 필터 없이 R, G, B 풀-칼라(full-color)를 구현할 수 있다. 이때, 상기 특정 색광용 실리콘 광소자(145a)(145b)(145c)는 발광 및 검출 파장을 달리하기 위해 예를 들어, 극소 캐버티 길이에만 차이가 있다.
- <185> 도 17에 도시된 바와 같은 실리콘 광소자 패널(140)을 이용하면, 별도의 칼라 필터 없이도 칼라 화상을 구현할 수 있다.
- <186> 여기서, 보다 선명한 칼라 화상을 구현할 수 있도록 도 15 및 도 16에 도시된 바와 같은 칼라 필터(130)를 상기 실리콘 광소자 패널(140)의 전면에서 더 구비하는 것도 가능하다.
- <187> 여기서, 실리콘 광소자 패널(140)의 각 화소(P)에 대응하는 세가지 파장의 광을 출력 및 검출할 수 있는 세 개 이상의 실리콘 광소자(145R)(145G)(145B)의 칼라 배치 및/또는 칼라 필터(30)의 R, G, B요소의 배치는 다양하게 변형될 수 있다.
- <188> 이상에서 설명한 바와 같이 단색 또는 칼라 화상을 입력 및 출력할 수 있는 본 발명에 따른 화상 입출력장치는, 화소 단위로 선택적인 화상 입력과 화상 출력이 가능하므로, 예를 들어, 컴퓨터용 모니터, 텔레비전, 휴대 단말기 등의 양방향 화상 통신을 필요로 하는 기기에 화상 입출력장치로 사용될 수 있다.



- <189>        이때, 이상에서 설명한 바와 같은 본 발명에 따른 화상 입출력장치는 단일 패널내에서 화상의 입력 및 출력이 이루어지므로, 이러한 본 발명에 따른 화상 입출력장치를 이용하면, 화상 통신시 별도의 카메라가 불필요한 이점이 있다.
- <190>        여기서, 상기 휴대 단말기는, 이동 전화, 개인 정보 단말기(PDA) 등 다양한 종류의 휴대 가능한 통신용 기기가 될 수 있다.
- <191>        또한, 본 발명에 따른 화상 입출력장치를 이용하면, 단일 패널내에서 화상의 입력 및 출력이 이루어지므로, 작업자의 정면 모습을 찍어 전송하는 것이 가능하므로, 생동감 있는 화상 통신이 가능하다.
- <192>        이상에서는, 본 발명에 따른 화상 입출력장치가 단일 기판에 실리콘 광소자가 이차원 어레이로 배열 형성되어 이루어진 단일의 실리콘 광소자 패널을 구비하는 것으로 설명 및 도시하였는데, 본 발명이 이에 한정되는 것은 아니다. 즉, 본 발명에 따른 화상 입출력장치는 실리콘 광소자 패널을 복수개 이상 조합하여 보다 대화면으로 구성될 수도 있다.
- <193>        도 18은 상기한 바와 같은 본 발명에 따른 화상 입출력장치가 디지털 텔레비전으로 사용되는 실시예를 보인 도면이다.
- <194>        도 18에 도시된 바와 같이, 본 발명에 따른 화상 입출력장치는 광무선 리모콘(155)을 이용하여, 화면(151)내에 정보를 입력하거나 메뉴의 선택이 가능하도록 마련된 디지털 텔레비전(150)에 사용될 수 있다. 상기 광무선 리모콘(155)은, 광 포인터와 같이 특정의 범위내에만 광을 조사할 수 있도록 마련된다. 광무선 리모콘(155)으로부터 화면(151)내의 특정 영역 예컨대, 소정 메뉴(153)에 정보 광신호가 조사되면, 그 특정 영역

에 위치한 수광소자로서 기능을 하는 실리콘 광소자는 이 광신호를 수신하며, 이 수신된 광신호에 따라 예를 들어, 디지털 텔레비전(151)의 채널을 바꾸거나, 인터넷 작업을 할 수 있다.

<195> 이외에도, 본 발명에 따른 화상 입출력장치는 양방향 광 정보 전달이 요구되는 다양한 기기에 응용될 수 있다.

<196> 이상에서 설명한, 실리콘 광소자는 예를 들어, 단결정 실리콘 웨이퍼에 스위칭부 즉, 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET) 구조나 바이폴라 접합 트랜지스터(Bipolar Junction Transistor) 구조를 형성한 다음, 이와 인접하는 광소자부를 극도로 얇은 확산 공정 또는 임플란테이션 공정을 이용하여 만든다.

<197> 실리콘 광소자 패널을 형성하는데 있어서, 충전 배선 및 전원 공급선은 기존의 메모리 공정에서의 비트 라인(bit line)과 워드 라인(word line) 공정과 같이 각 화소 구조로 연결된다. 이러한, 실리콘 광소자 패널은 화소 단위로 제어가능한 수발광 광집적회로로, 수광지속시간과 발광지속시간의 제어가 용이하고, 하나의 화소단위에서 수광과 발광을 동시에 행한다.

#### 【발명의 효과】

<198> 상기한 바와 같은 본 발명에 따른 실리콘 광소자는, 실리콘에 기반을 둔 기판에 스위칭 기능 및/또는 증폭 기능을 하는 회로가 내장된 구조로 형성되며, 극도로 얇게 도핑된 도핑 영역을 구비하고 있어, 발광 및 수광이 모두 가능하다.

- <199> 따라서, 상기한 바와 같은 본 발명에 따른 실리콘 광소자는 외부적인 증폭 회로 및 스위칭 회로를 사용하지 않고도, 발광 및 수광 동작을 선택적으로 행할 수 있으며, 발광지속시간 및 수광지속시간을 쉽게 제어할 수 있으며, 고속 스위칭이 가능하다.
- <200> 또한, 상기한 바와 같은 본 발명에 따른 스위칭 기능 및/또는 증폭 기능을 하는 회로가 내장된 구조의 실리콘 광소자는, 실리콘에 기반을 둔 기판을 사용하므로, 일련의 반도체 제조공정을 통해 제조가 가능하다.
- <201> 한편, 상기한 바와 같은 본 발명에 따른 화상 입출력장치에 있어서, 본 발명에 따른 실리콘 광소자를 적용한 실리콘 광소자 패널은, 수발광소자가 단위셀로 집적되어 있으며, 발광지속시간과 수광지속시간을 단위셀 단위로 제어 가능하며, 증폭회로가 내장되므로, 전체적인 크기를 줄일 수 있다. 따라서, 본 발명에 따른 화상 입출력장치는 소형 제품에 장착이 가능하다.
- <202> 또한, 상기한 바와 같은 본 발명에 따른 화상 입출력장치는 화소단위로 수광과 발광을 행할 수 있어, 단일 패널내에서 화상을 디스플레이하고 디스플레이되는 화상을 보는 것을 방해받지 않으면서 작업자 모습 등을 정면으로 촬영하여 전기적인 화상 신호를 생성하거나 광 정보를 입력하는 것이 가능하여 양방향 정보 전달이 가능하다.
- <203> 따라서, 본 발명에 따른 화상 입출력장치를 이용하면, 화상 통신시에는 별도의 카메라가 불필요하여, 생동감있는 화상 통신이 가능하며, 디지털 텔레비전 등에 이용시에는 광리모콘 등으로 화면내에 위치한 메뉴를 직접적으로 선택하는 것이 가능하다.

## 【특허청구범위】

## 【청구항 1】

n형 또는 p형의 실리콘에 기반을 둔 기판과;

수광 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에 의해 상기 기판과 반대형으로 극도로 얇게 도핑된 도핑 영역과; 상기 기판의 반대면에 적어도 일부분이 상기 도핑 영역과 함께 스택 구조를 이루도록 형성된 복수의 반도체 물질부;를 포함하여, 상기 기판에 인접한 반도체 물질부는 상기 기판과 반대형이고, 서로 인접한 반도체 물질부들은 서로 반대형으로 형성되어, 2단 이상의 트랜지스터를 내장한 구조로 된 광소자부와;

상기 기판을 공동으로 사용하여 상기 광소자부 일측에 형성되며, 상기 광소자부에서 발광 동작 및 수광 동작이 선택적으로 일어나도록 하는 스위칭부와;

상기 광소자부 및 스위칭부에 발광 및 수광 동작의 제어를 위한 전기적인 신호 및/또는 전원을 입력 및/또는 수광신호를 출력하기 위한 전극 구조;를 포함하는 것을 특징으로 하는 실리콘 광소자.

## 【청구항 2】

제1항에 있어서, 상기 전극 구조는,

상기 광소자부의 스택 구조를 이루는 부분에서 가장 외측에 위치된 반도체 물질부를 제1반도체 물질부; 상기 제1반도체 물질부의 내측으로 인접한 반도체 물질부를 제2반도체 물질부라 할 때, 상기 제2반도체 물질부에 전기적으로 연결된 제1게이트 전극과;

상기 도핑 영역에 전기적으로 연결된 제1전극과;

상기 제1반도체 물질부에 전기적으로 연결된 제2전극;을 포함하는 것을 특징으로 하는 실리콘 광소자.

【청구항 3】

제2항에 있어서, 상기 제1전극은 상기 도핑 영역 상에 형성된 투명 전극인 것을 특징으로 하는 실리콘 광소자.

【청구항 4】

제2항에 있어서, 상기 제2반도체 물질부 상의 일부 영역에 형성된 절연막과; 상기 절연막과 제2반도체 물질부 상에 형성되고, 그 위에 상기 제2게이트 전극이 형성되는 고저항 물질층;을 더 구비하여, 상기 제2게이트 전극이 상기 절연막에 의해 상기 고저항 물질층을 사이에 두고 상기 제2반도체 물질부와 좁은 영역에서 전기적으로 연결된 것을 특징으로 하는 실리콘 광소자.

【청구항 5】

제1항 내지 제4항 중 어느 한 항에 있어서, 상기 복수의 반도체 물질부는 상기 기판의 반대면에 상기 도핑 영역에 비해 깊은 위치까지 도판트를 주입하여 형성되는 것을 특징으로 하는 실리콘 광소자.

【청구항 6】

n형 또는 p형의 실리콘에 기반을 둔 기판과;

수광 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에 의해 상기 기판과 반대형으로 극도로 얇게 도핑된 도핑 영역과; 상기 기판의 반대면 일부 영역에 상기

도핑 영역과 함께 스택 구조를 이루도록 상기 기판과 반대형으로 형성된 하나의 반도체 물질부;를 포함하는 1단 트랜지스터를 내장한 구조로 된 광소자부와;

상기 기판을 공동으로 사용하여 상기 광소자부 일측에 형성되며, 상기 광소자부에서 발광 동작 및 수광 동작이 선택적으로 일어나도록 하는 스위칭부와;

상기 광소자부 및 스위칭부에 발광 및 수광 동작의 제어를 위한 전기적인 신호 및/또는 전원을 입력 및/또는 수광신호를 출력하기 위한 전극 구조;를 포함하는 것을 특징으로 하는 실리콘 광소자.

#### 【청구항 7】

제6항에 있어서, 상기 전극 구조는,

상기 기판에 전기적으로 연결된 제1게이트 전극과;

상기 도핑 영역에 전기적으로 연결된 제1전극과;

상기 반도체 물질부에 전기적으로 연결된 제2전극;을 포함하는 것을 특징으로 하는 실리콘 광소자.

#### 【청구항 8】

제7항에 있어서, 상기 제1전극은 상기 도핑 영역 상에 형성된 투명 전극인 것을 특징으로 하는 실리콘 광소자.

#### 【청구항 9】

제6항 내지 제8항 중 어느 한 항에 있어서, 상기 반도체 물질부는 상기 기판의 반대면에 상기 도핑 영역에 비해 깊은 위치까지 도판트를 주입하여 형성되는 것을 특징으로 하는 실리콘 광소자.

**【청구항 10】**

제1항 내지 제4항, 제6항 내지 제8항 중 어느 한 항에 있어서, 상기 스위칭부는 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET) 구조로 되어 있으며,

상기 전극 구조는,

상기 스위칭부에 마련된 제2게이트 전극과;

상기 스위칭부에 마련된 제3 및 제4전극;을 더 포함하며,

상기 제3 및 제4전극 중 어느 하나는 상기 도핑 영역에 전기적으로 연결되는 것을 특징으로 하는 실리콘 광소자.

**【청구항 11】**

제10항에 있어서, 상기 제3 및 제4전극 중 다른 하나와 상기 제2전극은 서로 대응되게 캐소드, 애노드 중 어느 하나로 사용되는 것을 특징으로 하는 실리콘 광소자.

**【청구항 12】**

제1항 내지 제4항, 제6항 내지 제8항 중 어느 한 항에 있어서, 상기 스위칭부는 바이폴라 접합 트랜지스터(Bipolar Junction Transistor) 구조로 되어 있으며,

상기 전극 구조는,

상기 스위칭부에 마련된 베이스, 이미터, 컬렉터 전극;을 더 포함하는 것을 특징으로 하는 실리콘 광소자.

## 【청구항 13】

제12항에 있어서, 상기 스위칭부는 기판에 베이스를 도핑하고, 그 위에 이미터를 도핑하고, 베이스 일측에 컬렉터를 도핑하는 구조로 형성된 것을 특징으로 하는 실리콘 광소자.

## 【청구항 14】

제13항에 있어서, 상기 컬렉터쪽의 상기 베이스와 이미터의 경계 사이의 간격은 충분히 좁게 형성된 것을 특징으로 하는 실리콘 광소자.

## 【청구항 15】

n형 또는 p형의 실리콘에 기반을 둔 기판에 화상을 입력 및 출력할 수 있는 실리콘 광소자가 이차원 어레이로 배열되어 이루어진 실리콘 광소자 패널;을 구비하며,

상기 실리콘 광소자는,

수광 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에 의해 상기 기판과 반대형으로 극도로 얇게 도핑된 도핑 영역과; 상기 기판의 반대면에 적어도 일부분이 상기 도핑 영역과 함께 스택 구조를 이루도록 형성된 복수의 반도체 물질부;를 포함하여, 상기 기판에 인접한 반도체 물질부는 상기 기판과 반대형이고, 서로 인접한 반도체 물질부들은 서로 반대형으로 형성되어, 2단 이상의 트랜지스터를 내장한 구조로 된 광소자부와;

상기 기판을 공동으로 사용하여 상기 광소자부 일측에 형성되며, 상기 광소자부에서 발광 동작 및 수광 동작이 선택적으로 일어나도록 하는 스위칭부와;



상기 광소자부 및 스위칭부에 발광 및 수광 동작의 제어를 위한 전기적인 신호 및/또는 전원을 입력 및/또는 수광신호를 출력하기 위한 전극 구조;를 포함하여, 화상 입력과 화상 출력이 동일 실리콘 광소자를 통하여 이루어질 수 있도록 되어 있으며,

상기 전극 구조는 상기 실리콘 광소자 패널로부터 각 화소별 화상의 선택적 입력 및 출력 동작이 가능하도록 패터닝된 것을 특징으로 하는 화상 입출력장치.

【청구항 16】

제15항에 있어서, 상기 전극 구조는,

상기 광소자부의 스택 구조를 이루는 부분에서 가장 외측에 위치된 반도체 물질부를 제1반도체 물질부, 상기 제1반도체 물질부의 내측으로 인접한 반도체 물질부를 제2반도체 물질부라 할 때, 상기 제2반도체 물질부에 전기적으로 연결된 제1게이트 전극과;

상기 도핑 영역에 전기적으로 연결된 제1전극과;

상기 제1반도체 물질부에 전기적으로 연결된 제2전극;을 포함하는 것을 특징으로 하는 화상 입출력장치.

【청구항 17】

제16항에 있어서, 상기 제1전극은 상기 도핑 영역상에 형성된 투명 전극인 것을 특징으로 하는 화상 입출력장치.

【청구항 18】

제16항에 있어서, 상기 스위칭부는 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET) 구조로 되어 있으며,

상기 전극 구조는,

상기 스위칭부에 마련된 제2게이트 전극과;

상기 스위칭부에 마련된 제3 및 제4전극;을 더 포함하며,

상기 제3 및 제4전극 중 어느 하나는 상기 도핑 영역에 전기적으로 연결되는 것을 특징으로 하는 화상 입출력장치.

【청구항 19】

제18항에 있어서, 상기 제3 및 제4전극 중 다른 하나와 상기 제2전극은 서로 대응되게 캐소드, 애노드 중 어느 하나로 사용되는 것을 특징으로 하는 화상 입출력장치

【청구항 20】

제16항에 있어서, 상기 스위칭부는 바이폴라 접합 트랜지스터(Bipolar Junction Transistor) 구조로 되어 있으며,

상기 전극 구조는,

상기 스위칭부에 마련된 베이스, 이미터, 컬렉터 전극;을 더 포함하는 것을 특징으로 하는 화상 입출력장치.

【청구항 21】

제20항에 있어서, 상기 스위칭부는 기판에 베이스를 도핑하고, 그 위에 이미터를 도핑하고, 베이스 일측에 컬렉터를 도핑하는 구조로 형성된 것을 특징으로 하는 화상 입출력장치.

【청구항 22】

제21항에 있어서, 상기 컬렉터쪽의 상기 베이스와 이미터의 경계 사이의 간격은 충분히 좁게 형성된 것을 특징으로 하는 화상 입출력장치.

## 【청구항 23】

제16항에 있어서, 상기 제2반도체 물질부 상의 일부 영역에 형성된 절연막과; 상기 절연막과 제2반도체 물질부 상에 형성되고, 그 위에 상기 제2게이트 전극이 형성되는 고저항 물질층;을 더 구비하여, 상기 제2게이트 전극이 상기 절연막에 의해 상기 고저항 물질층을 사이에 두고 상기 제2반도체 물질부와 좁은 영역에서 전기적으로 연결된 것을 특징으로 하는 화상 입출력장치.

## 【청구항 24】

제15항 내지 제23항 중 어느 한 항에 있어서, 상기 복수의 반도체 물질부는 상기 기판의 반대면에 상기 도핑 영역에 비해 깊은 위치까지 도판트를 주입하여 형성되는 것을 특징으로 하는 화상 입출력장치.

## 【청구항 25】

n형 또는 p형의 실리콘에 기반을 둔 기판에 화상을 입력 및 출력할 수 있는 실리콘 광소자가 이차원 어레이로 배열되어 이루어진 실리콘 광소자 패널;을 구비하며,

상기 실리콘 광소자는,

수광 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에 의해 상기 기판과 반대형으로 극도로 얇게 도핑된 도핑 영역과; 상기 기판의 반대면 일부 영역에 상기 도핑 영역과 함께 스택 구조를 이루도록 상기 기판과 반대형으로 형성된 하나의 반도체 물질부;를 포함하는 1단 트랜지스터를 내장한 구조로 된 광소자부와;

상기 기판을 공동으로 사용하여 상기 광소자부 일측에 형성되며, 상기 광소자부에서 발광 동작 및 수광 동작이 선택적으로 일어나도록 하는 스위칭부와;

상기 광소자부 및 스위칭부에 발광 및 수광 동작의 제어를 위한 전기적인 신호 및/또는 전원을 입력 및/또는 수광신호를 출력하기 위한 전극 구조;를 포함하여, 화상 입력과 화상 출력이 동일 실리콘 광소자를 통하여 이루어질 수 있도록 되어 있으며,

상기 전극 구조는 상기 실리콘 광소자 패널로부터 각 화소별 화상의 선택적 입력 및 출력 동작이 가능하도록 패터닝된 것을 특징으로 하는 화상 입출력장치.

#### 【청구항 26】

제25항에 있어서, 상기 전극 구조는,

상기 기판에 전기적으로 연결된 제1게이트 전극과;

상기 도핑 영역에 전기적으로 연결된 제1전극과;

상기 반도체 물질부에 전기적으로 연결된 제2전극;을 포함하는 것을 특징으로 하는 화상 입출력장치

#### 【청구항 27】

제26항에 있어서, 상기 제1전극은 상기 도핑 영역 상에 형성된 투명 전극인 것을 특징으로 하는 화상 입출력장치.

#### 【청구항 28】

제26항에 있어서, 상기 스위칭부는 금속 산화막 반도체 전계 효과 트랜지스터(MOSFET) 구조로 되어 있으며,

상기 전극 구조는,

상기 스위칭부에 마련된 제2게이트 전극과;

상기 스위칭부에 마련된 제3 및 제4전극;을 더 포함하며,

상기 제3 및 제4전극 중 어느 하나는 상기 도핑 영역에 전기적으로 연결되는 것을 특징으로 하는 화상 입출력장치.

【청구항 29】

제28항에 있어서, 상기 제3 및 제4전극 중 다른 하나와 상기 제2전극은 서로 대응되게 캐소드, 애노드 중 어느 하나로 사용되는 것을 특징으로 하는 화상 입출력장치

【청구항 30】

제26항에 있어서, 상기 스위칭부는 바이폴라 접합 트랜지스터(Bipolar Junction Transistor) 구조로 되어 있으며,

상기 전극 구조는,

상기 스위칭부에 마련된 베이스, 이미터, 컬렉터 전극;을 더 포함하는 것을 특징으로 하는 화상 입출력장치.

【청구항 31】

제30항에 있어서, 상기 스위칭부는 기판에 베이스를 도핑하고, 그 위에 이미터를 도핑하고, 베이스 일측에 컬렉터를 도핑하는 구조로 형성된 것을 특징으로 하는 화상 입출력장치.

【청구항 32】

제31항에 있어서, 상기 컬렉터쪽의 상기 베이스와 이미터의 경계 사이의 간격은 충분히 좁게 형성된 것을 특징으로 하는 화상 입출력장치.

**【청구항 33】**

제25항 내지 제32항 중 어느 한 항에 있어서, 상기 반도체 물질부는 상기 기판의 반대면에 상기 도핑 영역에 비해 깊은 위치까지 도판트를 주입하여 형성되는 것을 특징으로 하는 화상 입출력장치

**【청구항 34】**

제15항 내지 제23항, 제25항 내지 제32항 중 어느 한 항에 있어서, 상기 실리콘 광소자 패널에는 각 화소당 광을 발광 및 수광하도록 된 세 개 이상의 실리콘 광소자가 형성되어 있는 것을 특징으로 하는 화상 입출력장치.

**【청구항 35】**

제34항에 있어서, 각 화소에 대응하는 세 개 이상의 실리콘 광소자는 칼라 화상을 구현하기 위한 서로 다른 파장의 광을 발광 및/또는 수광하도록 된 것을 특징으로 하는 화상 입출력장치.

**【청구항 36】**

제35항에 있어서, 상기 실리콘 광소자 패널의 전면에 선명한 칼라 화상을 구현하기 위한 칼라 필터;를 더 구비하는 것을 특징으로 하는 화상 입출력장치.

**【청구항 37】**

제34항에 있어서, 상기 실리콘 광소자 패널의 전면에 칼라 화상을 구현하기 위한 칼라 필터;를 더 구비하는 것을 특징으로 하는 화상 입출력장치.

**【청구항 38】**

제34항에 있어서, 광무선 리모콘을 이용하여, 화면 내에 정보를 입력하거나 메뉴의 선택이 가능하도록 마련되어, 디지털 텔레비전에 사용되는 것을 특징으로 하는 화상 입출력장치.

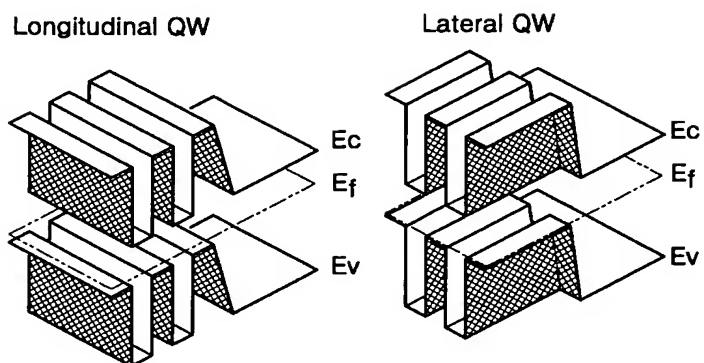
**【청구항 39】**

제15항 내지 제23항, 제25항 내지 제32항 중 어느 한 항에 있어서, 광무선 리모콘을 이용하여, 화면 내에 정보를 입력하거나 메뉴의 선택이 가능하도록 마련되어, 디지털 텔레비전에 사용되는 것을 특징으로 하는 화상 입출력장치.

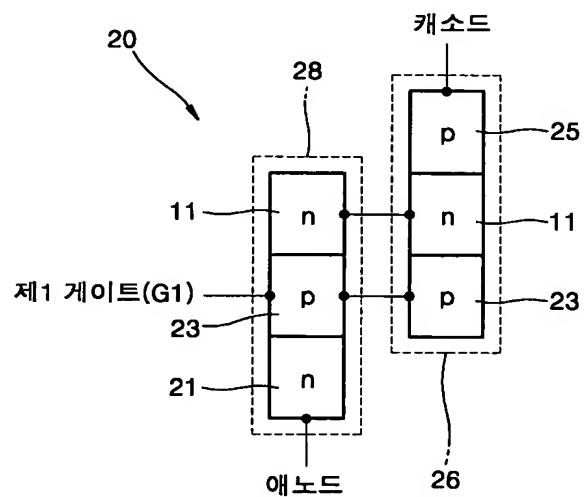




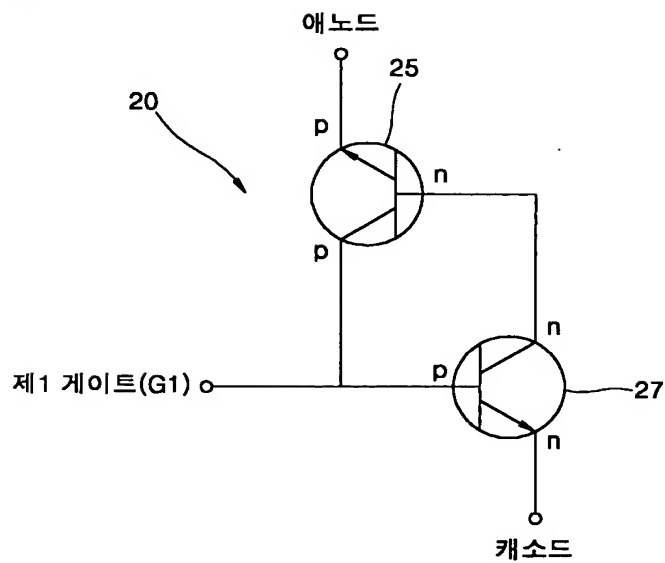
【도 3】



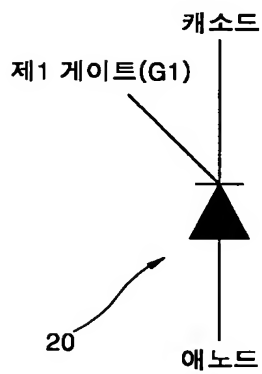
【도 4】



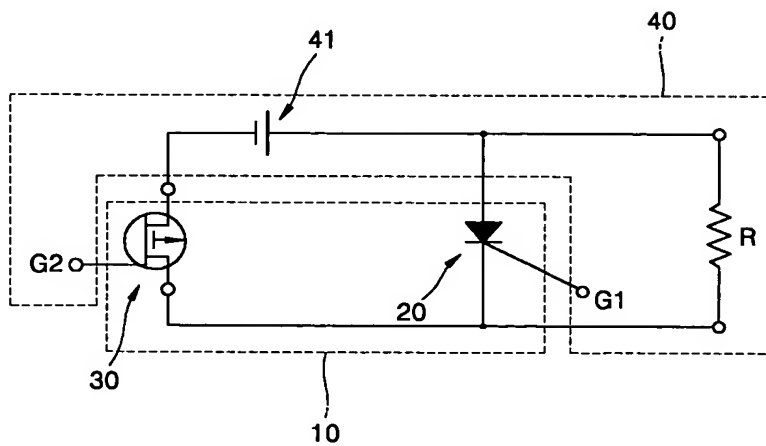
【도 5】



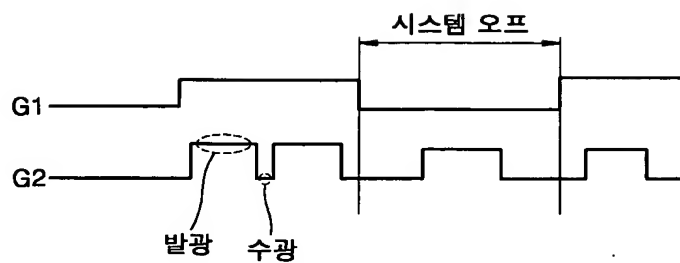
【도 6】



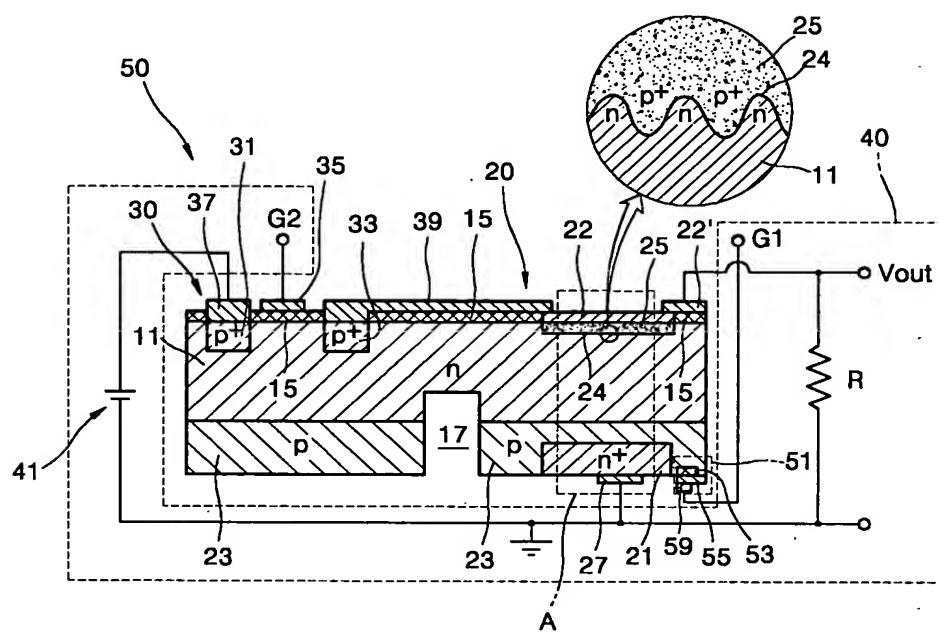
【도 7】



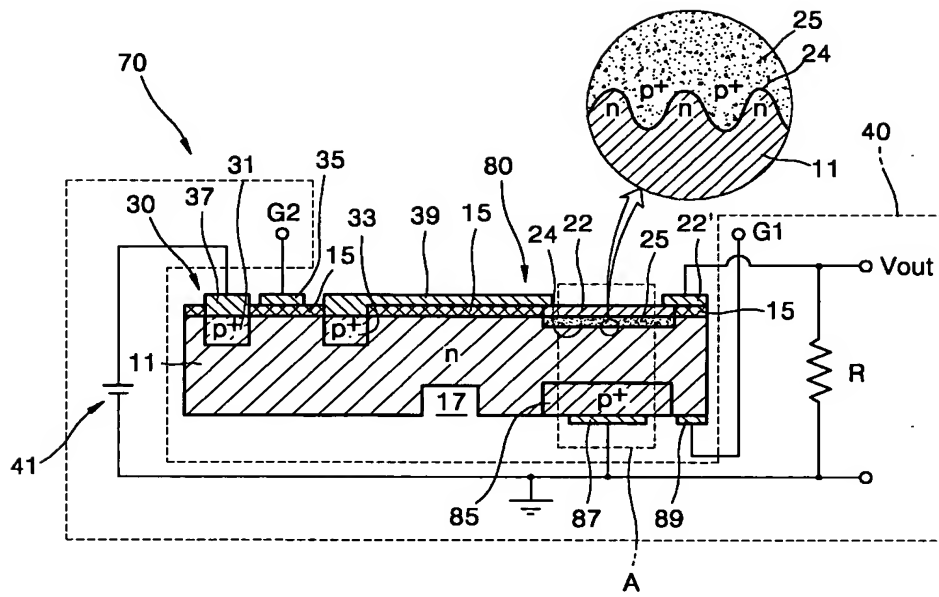
【도 8】



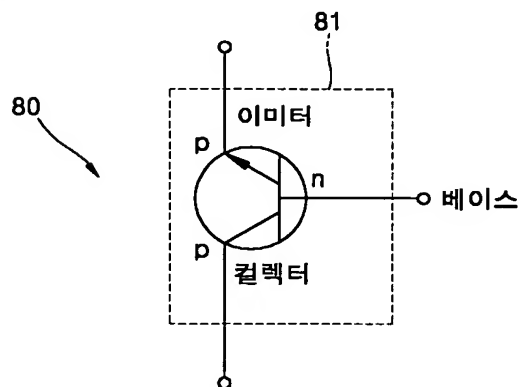
【도 9】



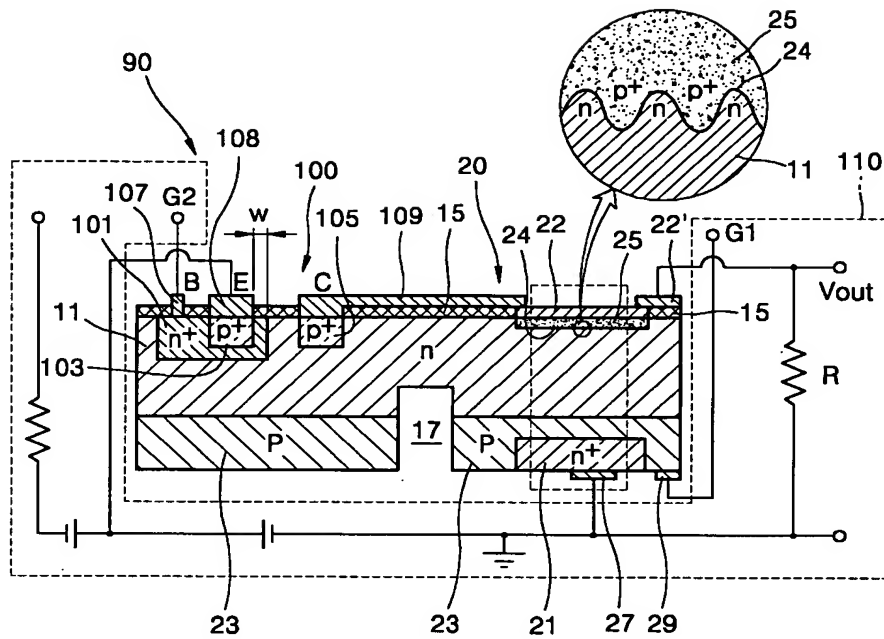
【도 10】



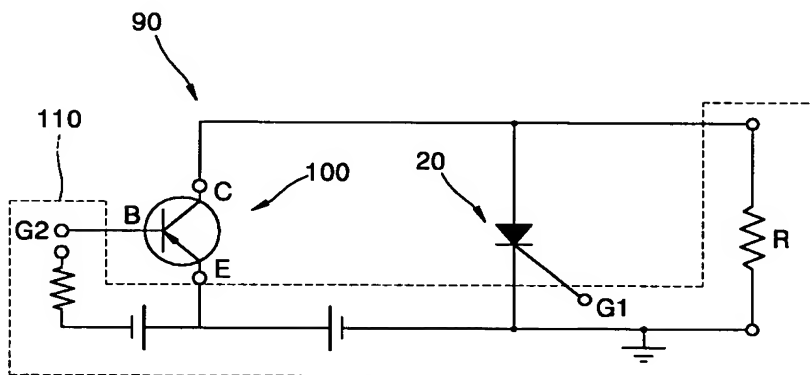
【도 11】



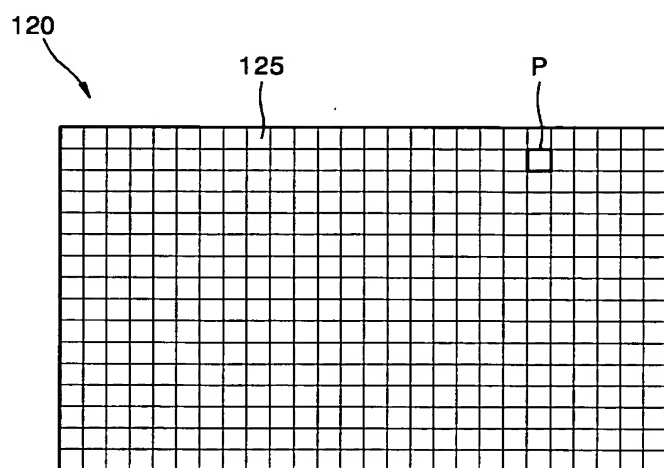
【도 12】



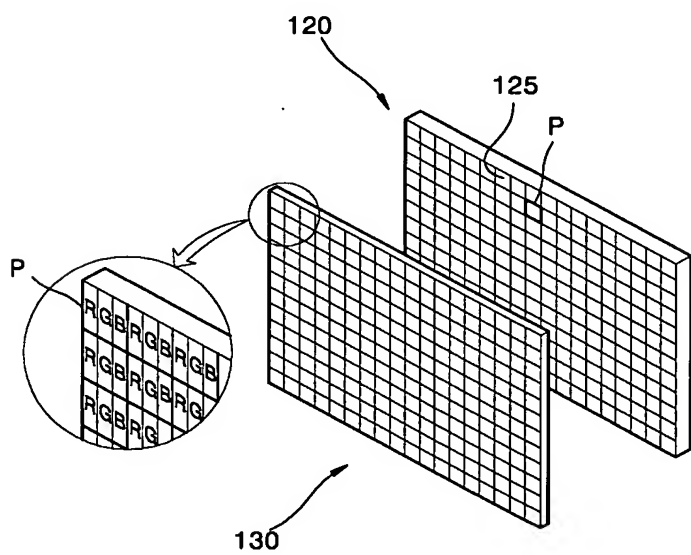
【도 13】



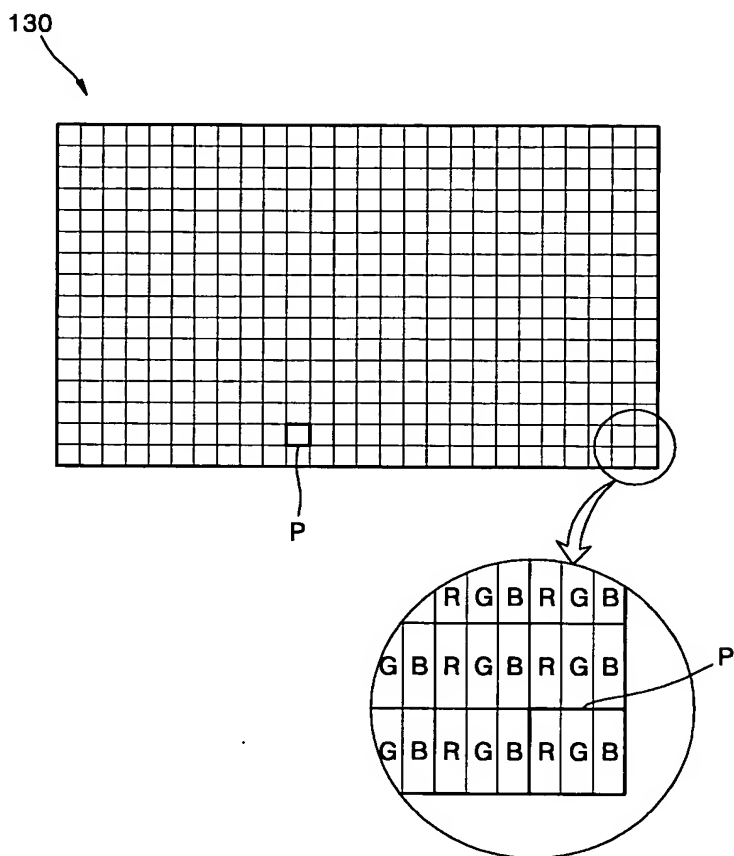
【도 14】



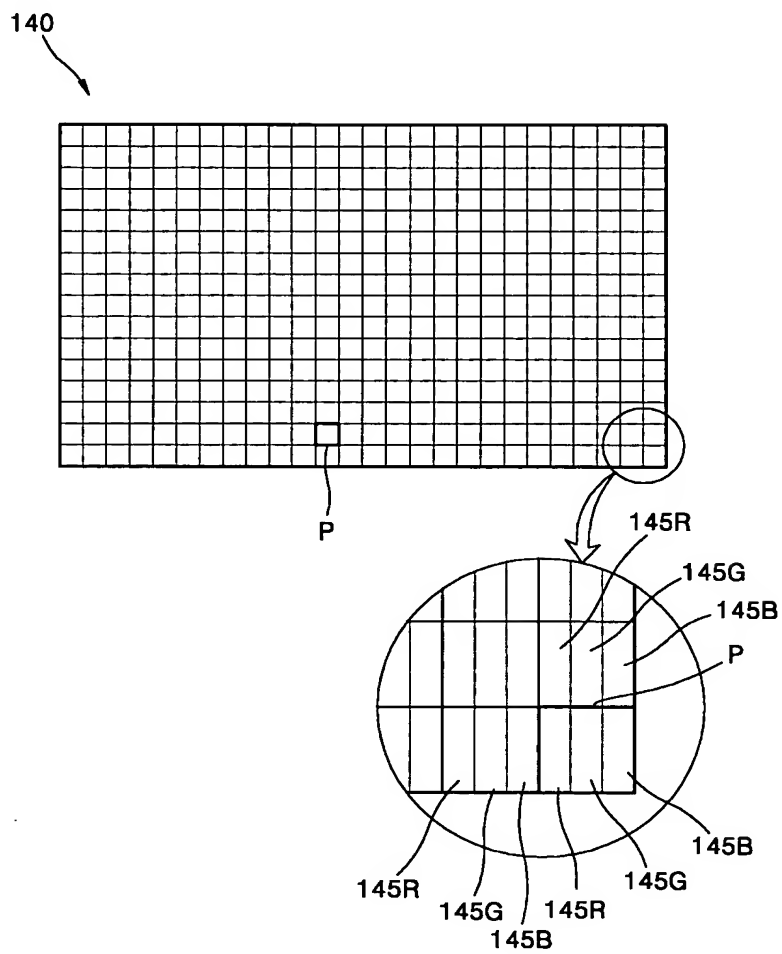
【도 15】



【도 16】



【도 17】



【도 18】

